

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-174766

(43)Date of publication of application : 20.06.2003

(51)Int. Cl.

H02M 1/00

G05F 1/10

H02M 1/08

H03K 17/08

H03K 17/695

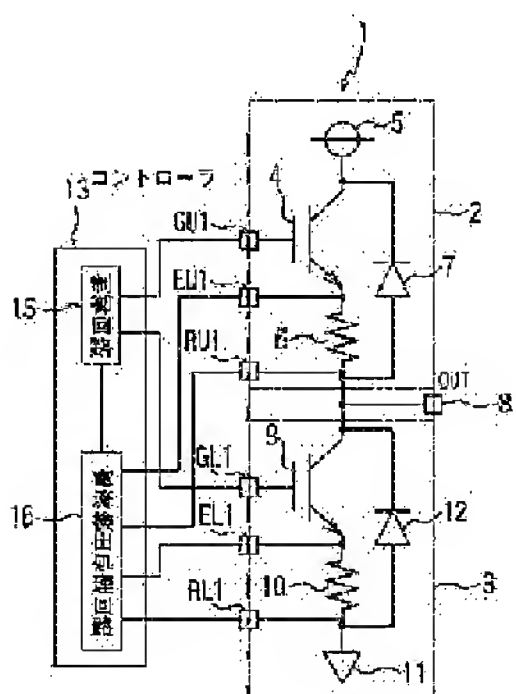
(21)Application number : 2001-370345

(71)Applicant : NISSAN MOTOR CO LTD

(22)Date of filing : 04.12.2001

(72)Inventor : NISHI HIROKI

(54) DRIVE UNIT FOR INDUCTIVE LOAD



(57)Abstract:

PROBLEM TO BE SOLVED: To share a current detecting function for detecting currents passed through a motor, and a voltage detecting function for detecting overcurrents passed through a switching element for the reduction of the number of parts, size, and cost.

SOLUTION: A power module 1 has an upper arm 2 wherein a first IGBT 4 and a first shunt resistor 6 connected in series are connected in parallel with a first FWD 7, and a lower arm 3 wherein a second IGBT 9 and a

second shunt resistor 10 connected in series are connected in parallel with a second FWD 12. The current passed through the IGBTs 4 and 9 and the motor is detected as follows: when a first drive signal is outputted from a controller 13 to the IGBT 4, the current passing through the first shunt resistor 6 in synchronization with the signal is detected. When a second drive signal is outputted to the IGBT 9, the current passing through the second shunt resistor 10 in synchronization with the signal is detected.

LEGAL STATUS

[Date of request for examination] 24.02.2004

[Date of sending the examiner's
decision of rejection] 18.04.2006

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

**JPO and NCIP are not responsible for any
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] the 1st current control mold transistor -- this -- to the end

of the 1st current control mold transistor with the 1st resistance to which the end was connected to the serial The upper arm which consists of the 1st diode which connects the other end of said 1st resistance to the other end of said 1st current control mold transistor, the 2nd current control mold transistor -- this -- to the end of the 2nd current control mold transistor with the 2nd resistance to which the end was connected to the serial The bottom arm which consists of the 2nd diode which connects the other end of said 2nd resistance to the other end of said 2nd current control mold transistor, The drive terminal which is connected to the end of said upper arm, and the end of said bottom arm, and supplies a drive current to inductive load, By the control circuit which outputs the 2nd driving signal which drives the 1st driving signal which drives said 1st current control mold transistor, and said 2nd current control mold transistor, and this control circuit When the current which flows to said 1st resistance synchronizing with this 1st driving signal when the 1st driving signal is outputted is detected and said 2nd driving signal is outputted The driving gear of the inductive load characterized by having a current detection means to detect the current which flows to said 2nd resistance synchronizing with this 2nd driving signal.

[Claim 2] Said transistor and said resistance are the driving gear of the inductive load according to claim 1 which carries out the description of being formed on the same semi-conductor substrate.

[Claim 3] Said the 1st resistance and said resistance of the 2nd are the driving gear of the inductive load according to claim 1 or 2 characterized by being formed in the emitter side of said current control mold transistor.

[Claim 4] The 1st MOS transistor and the 1st resistance to which the end was connected to the end of this 1st MOS transistor at the serial, The upper arm which consists of the 1st diode which is parasitic on said 1st MOS transistor, The 2nd MOS transistor and the 2nd resistance to which the end was connected to the end of this 2nd MOS transistor at the serial, The bottom arm which consists of the 2nd diode which is parasitic on said 2nd MOS transistor, The drive terminal which is connected to the end of said upper arm, and the end of said bottom arm, and supplies a drive current to inductive load, By the control circuit which outputs the 2nd driving signal which drives the 1st driving signal which drives said 1st MOS transistor, and said 2nd MOS transistor, and this control circuit When the current which flows to said 1st resistance synchronizing with this 1st driving signal when the 1st driving signal is outputted is detected and said 2nd driving signal is outputted The

driving gear of the inductive load characterized by having a current detection means to detect the current which flows to said 2nd resistance synchronizing with this 2nd driving signal.

[Claim 5] Said transistor and said resistance are the driving gear of the inductive load according to claim 4 which carries out the description of being formed on the same semi-conductor substrate.

[Claim 6] Said the 1st resistance and said resistance of the 2nd are the driving gear of inductive load given in either of claims 4 or 5 characterized by being formed in the source side of said MOS transistor.

=====
[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

=====
DETAILED DESCRIPTION

=====
[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the driving gear which drives inductive loads, such as a motor.

[0002]

[Description of the Prior Art] Conventionally, as a driving gear of inductive load, the motorised equipment which drives a three-phase-circuit alternating current motor with the alternating voltage which is equipped with the inverter which carries out the on-off drive of the switching elements, such as an insulated-gate bipolar mold transistor (IGBT), in order to change a direct current into alternating current, for example, and is supplied from this inverter is common knowledge. If it is in such motorised equipment, turning on and off of the switching element of an inverter is controlled by the PWM (Pulse Density Modulation) method so that the detection current value and command current value which detected the current which flows in the coil of a motor by the current sensor, and were detected by this current sensor

are in agreement.

[0003] In this case, when an overcurrent flows to a switching element or the current which penetrates the switching element which constitutes the vertical arm for a plane 1 flows, there is a possibility that a switching element may be destroyed. Then, since the electrical-potential-difference value computed by the product of the on resistance of this current and a switching element also becomes large when an overcurrent and a short-circuit current flow to a switching element, he detects the emitter of a switching element - the electrical potential difference between collectors, and is trying to detect an overcurrent or a short-circuit current from this electrical potential difference.

[0004]

[Problem(s) to be Solved by the Invention] As mentioned above, if it was in the conventional driving gear which drives inductive loads, such as a motor, the current sensor for every phase for detecting the current which flows on a motor, and the electrical-potential-difference detector for detecting the overcurrent which flows to a switching element further were prepared separately, there were many components mark and cost was high. In addition, although there are some which presume the current value which detects the current value of one element and flows to the whole driving gear in order to make overcurrent detection of a switching element simple, there is a problem that precision is low, for dispersion in a component.

[0005] Therefore, this invention aims at offering the driving gear of the inductive load which reduced cost by lessening components mark, securing a high detection precision.

[0006]

[Means for Solving the Problem] For this reason, the driving gear of the inductive load of this invention according to claim 1 The 1st current control mold transistor and the 1st resistance to which the end was connected to this end at the serial, The upper arm which consists of the 1st diode which connects the other end of the 1st resistance to the other end of the 1st current control mold transistor, The 2nd current control mold transistor and the 2nd resistance to which the end was connected to this end at the serial, The bottom arm which consists of the 2nd diode which connects the other end of the 2nd resistance to the other end of the 2nd current control mold transistor, The drive terminal which is connected to the end of an upper arm, and the end of a bottom arm, and supplies a drive current to inductive load, By the control circuit which outputs the 2nd driving signal which drives the 1st driving signal and the 2nd current control mold transistor which drive

the 1st current control mold transistor, and the control circuit When the current which flows to the 1st resistance synchronizing with this 1st driving signal when the 1st driving signal is outputted is detected and the 2nd driving signal is outputted, it shall have with a current detection means to detect the current which flows to the 2nd resistance synchronizing with this 2nd driving signal.

[0007] Invention according to claim 2 shall be formed on a semi-conductor substrate with same above-mentioned transistor and resistance. Moreover, as for invention according to claim 3, the 1st above-mentioned resistance and the 2nd resistance shall be formed in the emitter side of a current control mold transistor.

[0008] The driving gear of inductive load according to claim 4 The 1st MOS transistor, The upper arm which consists of the 1st resistance to which the end was connected to the serial, and the 1st diode which is parasitic on the 1st MOS transistor to this end, The 2nd MOS transistor and the 2nd resistance to which the end was connected to this end at the serial, The bottom arm which consists of the 2nd diode which is parasitic on the 2nd MOS transistor, The drive terminal which is connected to the end of an upper arm, and the end of a bottom arm, and supplies a drive current to inductive load, By the control circuit which outputs the 2nd driving signal which drives the 1st driving signal and 2nd MOS transistor which drive the 1st MOS transistor, and the control circuit When the current which flows to the 1st resistance synchronizing with this 1st driving signal when the 1st driving signal is outputted is detected and the 2nd driving signal is outputted, it shall have a current detection means to detect the current which flows to the 2nd resistance synchronizing with this 2nd driving signal.

[0009] Invention according to claim 5 shall be formed on a semi-conductor substrate with same above-mentioned transistor and resistance in invention of claim 4. Invention according to claim 6 is characterized by forming the 1st above-mentioned resistance and the 2nd resistance in the source side of a MOS transistor.

[0010]

[Effect of the Invention] If it is in the driving gear of the inductive load by this invention according to claim 1 Since the current which detects the current which flows to the 1st resistance with a current detection means synchronizing with the 1st driving signal, and flows to the 2nd resistance synchronizing with the 2nd driving signal was detected While the current which flows to the 1st current control mold transistor and the 2nd current control mold transistor is detectable, the drive current which flows to inductive load with the same current

detection means is also detectable. Thereby, components mark are made few and can reduce cost.

[0011] Moreover, even if it is in the driving gear of inductive load according to claim 4, the current which flows to the 1st resistance with a current detection means synchronizing with the 1st driving signal is detected. Moreover, since the current which flows to the 2nd resistance synchronizing with the 2nd driving signal was detected While the current which flows to the 1st MOS transistor and 2nd MOS transistor is detectable, by the same current detection means, the drive current which flows to inductive load can also be detected, components mark can be lessened similarly, and cost reduction is obtained.

[0012]

[Embodiment of the Invention] Hereafter, an example explains the gestalt of operation of this invention. Drawing 1 shows the 1st example which applied this invention to the driving gear for motors which used IGBT as a current control mold transistor for the switching element. In addition, drawing 1 shows only the power module corresponding to a part for the plane 1 of a three-phase-circuit alternating current motor. It is the same configuration also about a part for other two phases. The power module 1 consists of an upper arm 2 by the side of a plus power source, and a bottom arm 3 of a minus power-source side, and supplies a current to the motor which does not change and illustrate a direct current to an alternating current.

[0013] The upper arm 2 has 1st IGBT4, the 1st shunt resistance 6, and the 1st free wheel diode (FWD) 7. 1st IGBT4 connects the collector to the plus power source 5, and has connected the emitter to the end of the 1st shunt resistance 6. The 1st free wheel diode 7 has connected the cathode and the anode to the collector of IGBT4, and the other end of the shunt resistance 6 respectively so that it may be stood in a row at IGBT4 and the shunt resistance 6 which carried out [above-mentioned] series connection.

[0014] On the other hand, the bottom arm 3 has 2nd IGBT9, the 2nd shunt resistance 10, and the 2nd free wheel diode 12. 2nd IGBT9 connects the collector to the other end of the 1st shunt resistance 6 of the upper arm 2, and connects the emitter to the end of the 2nd shunt resistance 10. The other end of this 2nd shunt resistance 10 is connected to the minus power source 11.

[0015] The 2nd free wheel diode 12 has connected the cathode and the anode to the collector of IGBT9, and the other end of the shunt resistance 10 respectively so that it may be stood in a row at IGBT9 and the shunt resistance 10 which carried out series connection. It has

formed on the chip (semi-conductor substrate) with same 1st and 2nd IGBT 4 and 9 and 1st and 2nd shunt resistance 6 and 10.

[0016] The power module 1 is equipped with the gate of 1st IGBT4, an emitter and the terminals GU1, EU1, and RU1 connected to the other end of the 1st shunt resistance 6, respectively, and the gate of 2nd IGBT9, an emitter and the terminals GL1, EL1, and RL1 connected to the other end of the 2nd shunt resistance 10, respectively. Each of these terminals are connected to a controller 13.

[0017] The controller 13 has the current detection processing circuit 16 which detects the current which flows the shunt resistance 6 and 10 as a current detection means besides [which sends the command signal as the 2nd driving signal to the gate of the 1st above IGBT 4 at the command signal as the 1st driving signal, and the gate of 2nd IGBT9, respectively] a control circuit 15.

[0018] Moreover, the power module 1 is equipped with the drive terminal (OUT) 8 connected as an output terminal at the node of the other end of the 1st shunt resistance 6, and the collector of 2nd IGBT9. This drive terminal 8 is connected to the three-phase-circuit alternating current motor which is not illustrated as inductive load. In addition, to a three-phase-circuit alternating current motor, the power module 1 mentioned above between the plus power source 5 and the minus power source 11 is arranged in three-phase-circuit part juxtaposition, an inverter is constituted, and the drive terminal of each power module is connected to a three-phase-circuit alternating current motor.

[0019] Next, it explains per actuation of the driving gear which becomes the above-mentioned configuration. In addition, actuation of each power module of a driving gear is fundamentally the same, and since the phases of these between only differ, it explains the actuation only about the power module for a plane 1 also here. Drawing 2 shows the relation between the current (I) at the time of seeing the wave of the current in the upper arm 2 and the bottom arm 3 as the output current from the drive terminal 8 - time amount (t). In order to consider this output current as an alternating current, it is a sine wave, and it has drawn only that one wave here.

[0020] (a) of drawing 2 shows 2nd IGBT [in / for 1st IGBT4 in the upper arm 2 and the 1st shunt resistance 6, or the wave of the current which flows to the drive terminal 8 through 1st FWD7 / in (b) / the bottom arm 3] 9 and the 2nd shunt resistance 10, or the wave of the current which flows to the drive terminal 8 through 2nd FWD12, respectively. In addition, among this drawing, the output current in the drive terminal 8 makes forward the direction (drawing Nakamigi sense) outputted to an AC

motor from the power module 1, and makes negative (facing the left in drawing) the direction inputted into the power module 1 from an AC motor. [0021] When the power module 1 is turned on and off by the controller 13, a current will flow from IGBT of one arm, and FWD of the arm of another side by turns to the drive terminal 8 among both the arms 2 and 3 as follows. That is, in order to first acquire sinusoidal current (equivalent to a part for the half-wave length of the left half of the current wave forms of drawing 2) forward with the drive terminal 8, 1st IGBT4 of the upper arm 2 is turned on and off, and PWM control is carried out. 2nd IGBT9 of the bottom arm 3 is turned OFF during this control period.

[0022] When an ON command signal is taken out to the gate of 1st IGBT4 (the case where an ON command is issued 5 times between the half-wave lengths is drawn by a diagram), 1st IGBT4 serves as ON each time, and the forward currents I1-I5 flow for the drive terminal 8 through 1st IGBT4 and the 1st shunt resistance 6 from the plus power source 5. The magnitude of these currents is controlled by the ON signal taken out from a controller 13 to the gate of 1st IGBT4, and it is adjusted so that the current outputted from 1st IGBT4 may meet a forward sine wave (a part for the half-wave length).

[0023] The current which flows in this coil since back EMF arises in the coil of the AC motor connected to the drive terminal 8 when an off command signal is taken out to the gate of during the period which, on the other hand, acquires a sine wave forward [this], and 1st IGBT4 and 1st IGBT4 becomes off is not immediately reversed in the change rate of a command signal, but it is going to continue flowing in the same direction.

[0024] Consequently, the free wheel effectiveness of continuing flowing through 2nd FWD12 of the bottom arm 3 in the direction where the same current (forward currents i1-i6 shown in a downward graph) as the drive terminal 8 is the same is acquired until it becomes the next ON from OFF of 1st IGBT4. The magnitude of these currents is decided by the current currently outputted by ON of 1st IGBT4, and comes to meet a forward sine wave (a part for the half-wave length).

[0025] Therefore, the forward currents I1-I5 which flow by 1st IGBT4 of this upper arm 2, The forward currents i1-i6 which flow by FWD12 of the bottom arm 3 are outputted to the drive terminal 8 by turns, consequently the synthetic current in the drive terminal 8 by both [these] currents The forward current I_p of the sine wave for the half-wave length shown as a continuous line will be outputted to (a) of the period which is carrying out on-off control of 1st IGBT4, and drawing 2 .

Thus, while preventing that 1st IGBT4 is damaged when the overcurrent which originated in back EMF by using 2nd FWD12 flows, it becomes possible to maintain the load current at the time of high-speed switching, and to graduate a current.

[0026] In order to acquire the current of a negative sine wave (a part for the half-wave length) following the above-mentioned forward sinusoidal current, while making off 1st IGBT4 of the upper arm 2, on-off control of 2nd IGBT9 of the bottom arm 3 is carried out. In this case, it becomes actuation contrary to the case where on-off control of the 1st above IGBT 4 is carried out, and a negative current will flow for the drive terminal 8.

[0027] That is, when the ON command signal is taken out to the gate of 2nd IGBT9 and an off command signal is taken out to a sink and the gate of 2nd IGBT9 by the drive terminal 8 in a negative current through 2nd IGBT9 and the 2nd shunt resistance 10, a negative current is passed by the drive terminal 8 from 1st FWD7 of the upper arm 2 according to the free wheel effectiveness.

[0028] Therefore, the negative currents I_6 - I_{11} of the on-off system Messrs. of this 2nd IGBT9 and 1st FWD7 and the negative currents i_7 - i_{11} of 2nd IGBT9 will flow to the drive terminal 8 by turns. Consequently, these currents I_6 - I_{11} and currents i_7 - i_{11} will be compounded by the drive terminal 8, and the negative current I_n of the sine wave for the half-wave length as shown in (b) of drawing 2 as a continuous line will flow for it. Thus, the current (I_p and I_n) which consists of a sine wave of the positive/negative obtained has a phase shifted from each power module as an alternating current, respectively, is supplied to a motor, and carries out drive rotation of the motor.

[0029] Next, the current detection approach in the above-mentioned driving gear is explained. First, the view of current detection is explained. In order to prevent an overcurrent and a short-circuit current flowing to IGBT 4 and 9, it is necessary to detect the current which flows to IGBT 4 and 9. Since the current which flows to IGBT 4 and 9 is equal to the current which flows the 1st and 2nd shunt resistance 6 and 10 by which series connection was carried out to these, it should just detect these current values instead.

[0030] Then, in order to detect the current value which flows the shunt resistance 6 and 10, when the ON command is made to IGBT 4 and 9, synchronizing with this, the potential difference between the both ends of the shunt resistance 6 and 10 is detected, the division of the potential difference value is done with the resistance of the shunt resistance 6 and 10, respectively, and a current value is acquired.

Decision of being an overcurrent is attained from this current value. Moreover, since these current values are also current values which flow the drive terminal 8 at the time, they mean that the current value which flows on a motor is detected. In addition, what is necessary is to carry out current detection, only when IGBT 4 and 9 turns on since detection of the current which is flowing to FWD is unnecessary when IGBT is used for a switching element.

[0031] The current which flows the shunt resistance 6 and 10 on the basis of the above-mentioned view is detected in the current detection processing circuit 16 in a controller 13. Drawing 3 shows the flow of this current detection. First, a controller 13 inputs the ON command which makes a sine wave from the control circuit 15 one by one as the 1st and 2nd driving signal to the gate of IGBT 4 and 9. At this time, the current detection processing circuit 16 detects each electrical potential difference in the both ends EU 1 of the shunt resistance 6 and 10 of the vertical arms 2 and 3, and Ru1, EL1 and RL1, and detects the potential difference between each both ends from these.

[0032] As shown in A of drawing 3, the potential difference Va between the both ends of the 1st shunt resistance 6 by the current which flows 1st IGBT4 these potential difference at first as forward electrical potential differences V1-V5 which carried out the sinusoidal configuration of the half-wave length. Moreover, the potential difference Vb of the both ends of the 2nd shunt resistance 10 by the current which continues after this and flows 2nd IGBT9 is detected as forward electrical potential differences V6-V10 which similarly carried out the sinusoidal configuration of the half-wave length.

[0033] Thus, each current value I_p and I'_n which flow the shunt resistance 6 and 10 are computed by doing a division respectively with the resistance of the shunt resistance 6 and 10 for which the potential difference V1-V10 between the both ends of each detected shunt resistance 6 and 10 is understood beforehand. Thus, since the current value I_p and I'_n which were obtained are set to I_1 - I_5 , and i'_6 to i'_{10} and can consider that resistance is fixed as shown in B of drawing 3, they serve as magnitude proportional to the above-mentioned potential difference.

[0034] Subsequently, in order to simplify an operation, the positive/negative of current value I'_n calculated from the shunt resistance 10 of the bottom arm 3 is reversed, and a current value I_n is acquired, and it asks for the sum of this current value I_n and the current value I_p calculated from the shunt resistance 6 of the upper arm 2. This synthetic current ($I_p + I_n$) turns into a current for one wave of

the sine wave which made the currents i_6 - i_{10} which reversed the positive/negative of current I_n follow currents I_1 - I_5 , as shown in C of drawing 3 .

[0035] This current value compounded and acquired is inputted into a control circuit 15 as current information from the current detection processing circuit 16. A control circuit 15 outputs the command signal amended using current information to the gate of each IGBT 4 and 9. Thus, while measuring the current value which flows the 1st and 2nd shunt resistance 6 and 10, it becomes possible to control the command signal outputted to IGBT 4 and 9 the optimal.

[0036] As mentioned above, if it is in this example, by detecting the current which flows the 1st and 2nd shunt resistance 6 and 10 synchronizing with the output of a command signal (the 1st and 2nd driving signal), it becomes possible to judge whether the overcurrent or the short-circuit current is flowing on the 1st and 2nd IGBT 4 and 9 and motor in the same current detection processing circuit 16, and components mark and cost can be lowered. And since the current which flows the shunt resistance 6 and 10 is detected, distinction of the short circuit of the exteriors, such as the short circuit or motor in a power module, and wiring, also becomes possible. Moreover, since IGBT 4 and 9 and the shunt resistance 6 and 10 are formed on the same chip, it is not necessary to prepare a current sensor outside, and can consider as a compact driving gear.

[0037] Next, the 2nd example of this invention is explained. In this example, the MOS transistor is used as a switching element instead of IGBT in a last example. Drawing 4 shows the power module in the 2nd example. In addition, the power module shows only a part for a plane 1 also here. The power module 21 consists of an upper arm 22 and a bottom arm 23.

[0038] The upper arm 22 has 1st MOS transistor 24, the 1st shunt resistance 26, and the 1st parasitic transistor 27. With the upper arm 22, the plus power source 25 is connected to the drain of 1st MOS transistor 24, and the end of the 1st shunt resistance 26 is connected to the source. Moreover, the 1st parasitism diode 27 is formed in MOS transistor 24, the cathode is connected with a drain and the anode is connected with the source.

[0039] On the other hand, the bottom arm 23 has 2nd MOS transistor 29, the 2nd shunt resistance 30, and the 2nd parasitism diode 32. With the bottom arm 23, while connecting the drain of 2nd MOS transistor 29 to the other end and the drive terminal 28 of the 1st shunt resistance 26 of the upper arm 22, the end of the 2nd shunt resistance 30 is connected

to the source of this transistor 29. The other end of the 2nd shunt resistance 30 is connected to the minus power source 31.

[0040] Moreover, the 2nd parasitism diode 32 was formed in the 2nd transistor 29, the cathode is connected with a drain and the anode is connected with the source. It has formed on the chip with same 1st and 2nd MOS transistor 24 and 29 and 1st and 2nd shunt resistance 26 and 30.

[0041] The power module 1 is equipped with the gate of 1st MOS transistor 24, the source and the terminals GU2, EU2, and RU2 connected to the other end of the 1st shunt resistance 26, respectively, and the gate of 2nd MOS transistor 29, the source and the terminals GL2, EL2, and RL2 connected to the other end of the 2nd shunt resistance 30, respectively. Each of these terminals are connected to a controller 33.

[0042] The controller 33 has the current detection processing circuit 36 (current detection means) which detects the current which flows the shunt resistance 26 and 30 besides [which sends a command signal (the 1st driving signal, the 2nd driving signal) to each above-mentioned gate] a control circuit 35 like the controller of a last example.

Moreover, the drive terminal 28 is connected to the three-phase-circuit alternating current motor which is not illustrated. Like a last example, to a three-phase-circuit induction motor, the power module for a three phase circuit is arranged in juxtaposition, and an inverter is constituted.

[0043] Next, it explains per actuation of the driving gear of the inductive load which becomes the above-mentioned configuration. In addition, actuation of each power module is fundamentally the same, and since phases only differ, it is explained per actuation of only the power module for a plane 1 also here. When the power module 21 is controlled by the controller 33, the case where the wave of the current for one wave of the sine wave which flows, respectively is seen as the output current from the drive terminal 28 is shown in MOS transistor 24 and the 1st parasitism diode 27, and MOS transistor 29 and the 2nd parasitism diode 32 at drawing 5 .

[0044] In order for the current which flows the MOS transistor of one arm among the vertical arms 22 and 23 like the case of explanation in the 1st example, and the current from the parasitism diode of the arm of another side to flow to the drive terminal 28 by turns also in this case, i.e., to acquire sinusoidal current forward with the drive terminal 28, 1st MOS transistor 24 of the upper arm 22 is turned on and off, and PWM control is carried out. In addition, 2nd MOS transistor 29 of the bottom arm 23 is turned OFF during this period.

[0045] When an ON command signal is taken out to the gate of 1st MOS

transistor 24 (the case where an ON command is issued 5 times between the half-wave lengths is drawn on drawing), as 1st MOS transistor 24 serves as ON each time and it is shown in (a) of drawing 5 through 1st MOS transistor 24 and the 1st shunt resistance 26 from the plus power source 25, the forward currents I_1 - I_5 flow for the drive terminal 28. The magnitude of these currents is controlled by the ON signal taken out from a controller 33 to the gate of 1st MOS transistor 24, and it is adjusted so that the current outputted from 1st MOS transistor 24 may meet a forward sine wave (a part for the half-wave length).

[0046] On the other hand, when an off command signal is taken out to the gate of 1st MOS transistor 24 during the period which acquires this forward sine wave When back EMF arises in the coil of the motor connected to the drive terminal 28 The forward currents i_1 - i_6 continue flowing in the same direction as the drive terminal 28 through the 2nd parasitism diode 32 of the bottom arm 23, and the 2nd shunt resistance 30 after the 1st MOS mold diode 24 serves as OFF until a degree turns on, as shown in (b) of drawing 5 . The magnitude of these currents also comes to meet a forward sine wave (a part for the half-wave length).

[0047] Therefore, the forward currents I_1 - I_5 which flow by 1st MOS transistor 24 of this upper arm 22, The forward currents i_1 - i_6 which flow with the 2nd parasitism diode 32 of the bottom arm 23 are outputted to the drive terminal 28 by turns, consequently the synthetic current in the drive terminal 28 by both [these] currents The forward current I_p will be outputted as a sine wave for the half-wave length which shows the period which is carrying out on-off control of 1st MOS transistor 24 to drawing 5 as a continuous line.

[0048] In order to acquire the current of a negative sine wave (a part for the half-wave length) following the above-mentioned forward sinusoidal current, while making off 1st MOS transistor 24 of the upper arm 22, on-off control of 2nd MOS transistor 29 of the bottom arm 23 is carried out. In this case, it becomes actuation contrary to the case where on-off control of 1st MOS transistor 24 of the above is carried out, and a negative current will flow for the drive terminal 28.

[0049] Namely, when the ON command signal is taken out to the gate of 2nd MOS transistor 29 When an off command signal is taken out to the gate of a sink and 2nd MOS transistor 29 by the drive terminal 28 in a negative current through 2nd MOS transistor 29 and the 2nd shunt resistance 30 A negative current is passed by the drive terminal 28 according to the free wheel effectiveness from the 1st parasitism diode 27 of the upper arm 22, and the 1st shunt resistance 26.

[0050] Therefore, the negative currents I_6 - I_{11} of the on-off system

Messrs. of this 2nd MOS transistor 29 and the 1st parasitism diode 27 and the negative currents i_7-i_{11} of 2nd MOS transistor 29 will flow to the drive terminal 28 by turns. Consequently, these currents I_6-I_{11} and currents i_7-i_{11} will be compounded by the drive terminal 28, and the negative current I_n of the sine wave for the half-wave length as shown in drawing 5 as a continuous line will flow for it. Thus, as an alternating current, the current (I_p and I_n) of the sine wave which are obtained by carrying out is supplied to a motor, while a phase is shifted from each power module, respectively, and it carries out drive rotation of the motor.

[0051] Next, the current detection approach in the driving gear of the above-mentioned example is explained. In addition, the current on which the current which flows to the 1st shunt resistance 26 in this example flows 1st MOS transistor 24 and the 1st parasitism diode 27 -- the same -- since the current which flows to the 2nd shunt resistance 30 becomes the same as 2nd MOS transistor 29 and the current which flows the 2nd parasitism diode 32, these currents can also be detected.

[0052] By the controller 33, the ON command of a sine wave is first inputted into the gate of 1st and 2nd MOS transistor 24 and 29 one by one from a control circuit 35. At this time, it synchronizes with this ON command, each electrical potential difference between the both ends RU [EU2 and] 2 of the shunt resistance 26 and 30 of the vertical arms 22 and 23 and between EL2 and RL2 is detected, and the potential difference between each both ends is detected from these in the current detection processing circuit 36.

[0053] As shown in A of drawing 6 , the potential difference V_a of the 1st shunt resistance 26 consists of forward electrical potential differences V_1-V_5 which carried out the sinusoidal configuration for the half-wave length obtained through 1st MOS transistor 24, and negative sine waves V_6-V_{11} for the half-wave length obtained through the 1st parasitism diode 27 following this. On the other hand, the potential difference V_b of the 2nd shunt resistance 30 consists of negative electrical potential differences v_1-v_6 which carried out the sinusoidal configuration for the half-wave length obtained through the 2nd parasitic transistor 32, and forward sine waves v_7-v_{11} for the half-wave length obtained through 2nd MOS transistor 29 following this.

[0054] Thus, the current value I_p and I'_n which do the division of the potential difference V_a and V_b between the both ends of the obtained shunt resistance 26 and 30 with the resistance of shunt resistance, and flow the shunt resistance 26 and 30 are obtained. Since the resistance of shunt resistance is fixed, a current value I_p and I'_n serve as

magnitude proportional to the potential difference V_a and V_b , as shown to B of drawing 6 in I1-I11, and $i'1$ to $i'11$.

[0055] Subsequently, in order to simplify an operation, the positive/negative of current value $I'n$ calculated from the shunt resistance 30 of the bottom arm 3 is reversed, and it considers as a current value I_n , and it asks for the sum of this current value I_n and the current value I_p calculated from the shunt resistance 26 of the upper arm 22. This synthetic current (I_n+I_p) turns into alternating current which changes to the positive/negative for one wave of the sine wave which compounded the currents $i1-i11$ which reversed the positive/negative of current $I'n$ on currents I1-I11, as shown in C of drawing 6 .

[0056] This current value compounded and acquired is inputted into a control circuit 35 as current information. A control circuit 35 outputs the command signal amended using current information to each gate of 1st and 2nd MOS transistor 24 and 29. Thus, while being able to measure the current value which flows the 1st and 2nd shunt resistance 26 and 30, it becomes possible to control the command signal outputted to the gate of MOS transistors 24 and 29 the optimal.

[0057] As mentioned above, even if it is in the 2nd example, by detecting the current which flows the 1st and 2nd shunt resistance 26 and 30 synchronizing with the output of a command signal, it becomes possible to judge whether the overcurrent or the short-circuit current is flowing on the 1st and 2nd MOS transistors 24 and 29 and parasitism diodes 27 and 32, and motor in the same current detection processing circuit 36, and components mark and cost can be lowered. Moreover, since MOS transistors 24 and 29 and the shunt resistance 26 and 30 are formed on the same chip, it is not necessary to prepare a current sensor outside, and can consider as a compact driving gear.

[0058] In addition, although addition composition of the current value detected by one shunt resistance and the current value which carried out positive/negative reversal of the value detected by shunt resistance of another side was carried out on the occasion of current detection and it considered as the current information for a command signal even if it was in which 1st and 2nd example, you may make it send to control circuits 15 or 35 according to an individual, without adding. In this case, when carrying out on-off control of the upper arm side The current value which detected the 1st IGBT or 1st MOS transistor by shunt resistance of an upper arm at the time of ON When making into current information the current value which detected the 1st IGBT or 1st MOS transistor by shunt resistance of a bottom arm at the time of OFF and

carrying out on-off control of the bottom arm side Let the current value which detected the 2nd IGBT or 2nd MOS transistor for the current value which detected the 2nd IGBT or 2nd MOS transistor by shunt resistance of a bottom arm at the time of ON by shunt resistance of an upper arm at the time of OFF be current information.

[0059] In addition, in each example, although the connection place of a power module was explained as a three-phase-circuit alternating current motor, it is not limited to this but this invention can be applied to the drive of the inductive load of arbitration.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the 1st example of this invention.

[Drawing 2] It is drawing showing the wave of the output current.

[Drawing 3] It is the explanatory view showing the detection point of a current which flows shunt resistance.

[Drawing 4] It is drawing showing the 2nd example of this invention.

[Drawing 5] It is drawing showing the wave of the output current in the 2nd example.

[Drawing 6] It is the explanatory view showing the detection point of a current which flows shunt resistance.

[Description of Notations]

1 Power Module

2 Upper Arm

3 Bottom Arm

4 1st IGBT (1st Current Control Mold Transistor)

6 1st Shunt Resistance (1st Resistance)

7 1st Free Wheel Diode (1st Diode)

8 Drive Terminal
9 2nd IGBT (2nd Current Control Mold Transistor)
10 2nd Shunt Resistance (2nd Resistance)
12 2nd Free Wheel Diode (2nd Diode)
13 Controller
15 Control Circuit
16 Current Detection Processing Circuit (Current Detection Means)
21 Power Module
22 Upper Arm
23 Bottom Arm
24 1st MOS Transistor
26 1st Shunt Resistance (1st Resistance)
27 1st Parasitism Diode (1st Diode)
28 Drive Terminal
29 2nd MOS Transistor
30 2nd Shunt Resistance (2nd Resistance)
32 2nd Parasitism Diode (2nd Diode)
33 Controller
35 Control Circuit
36 Current Detection Processing Circuit (Current Detection Means)

[Translation done.]

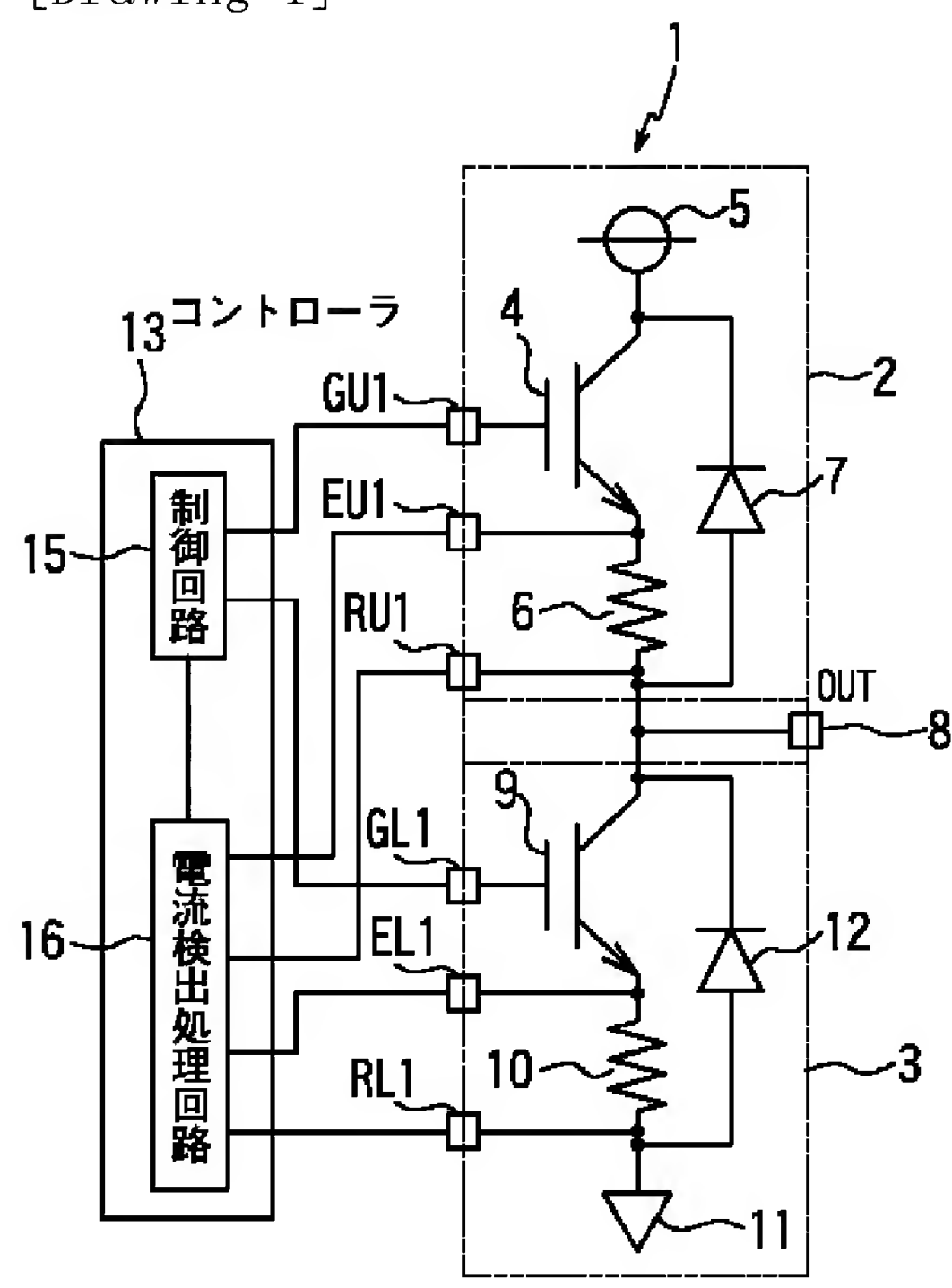
* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

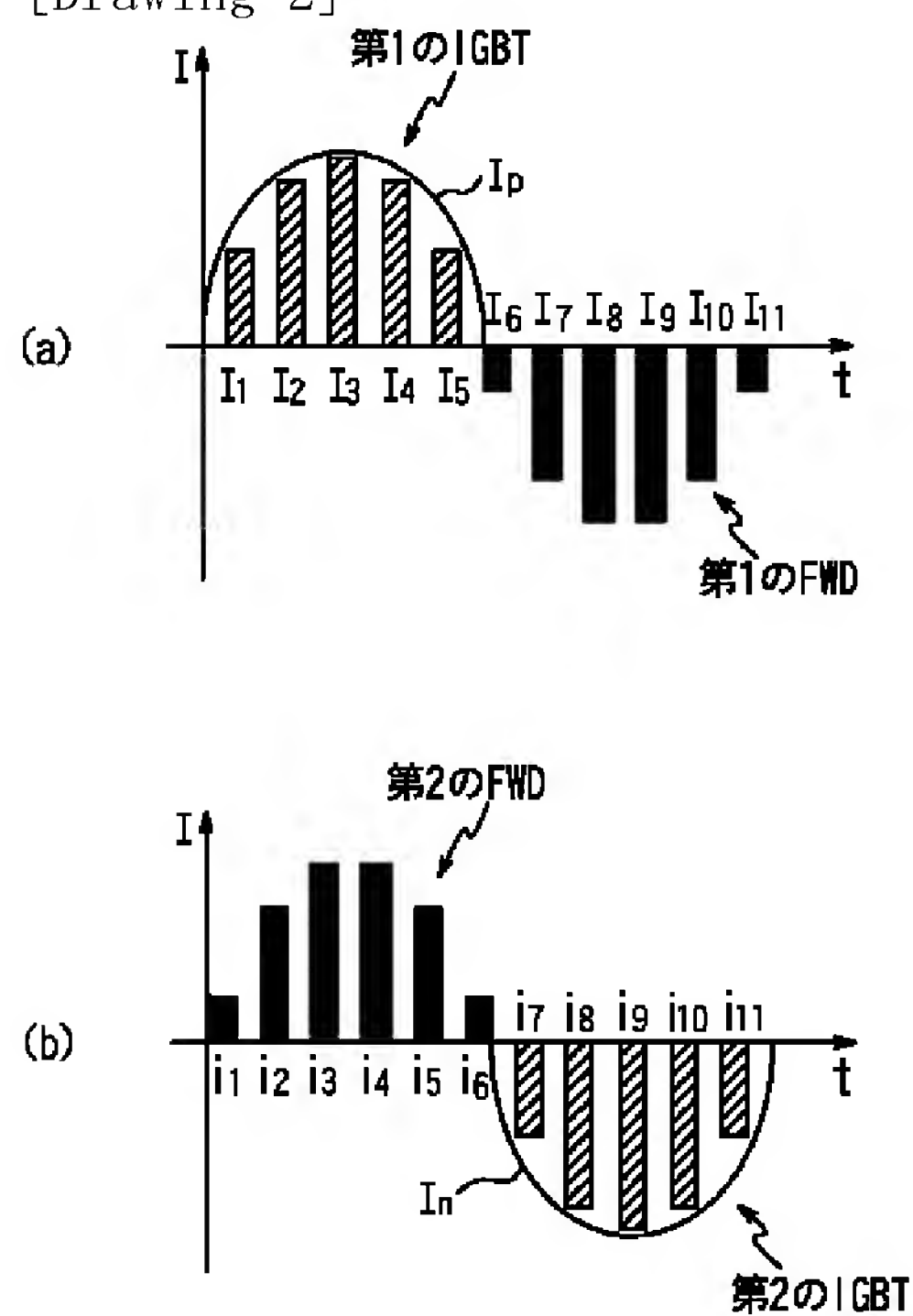
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

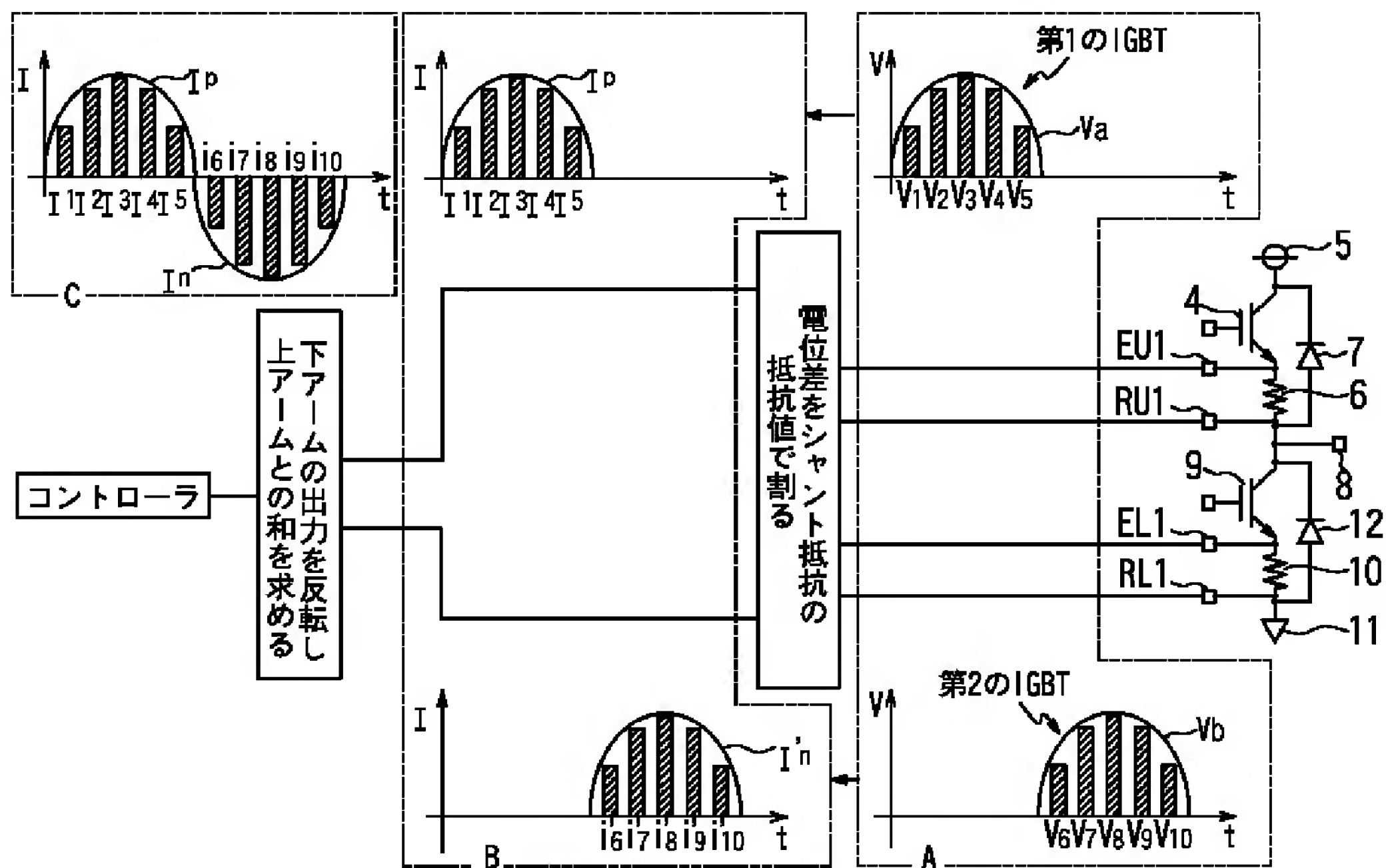
[Drawing 1]



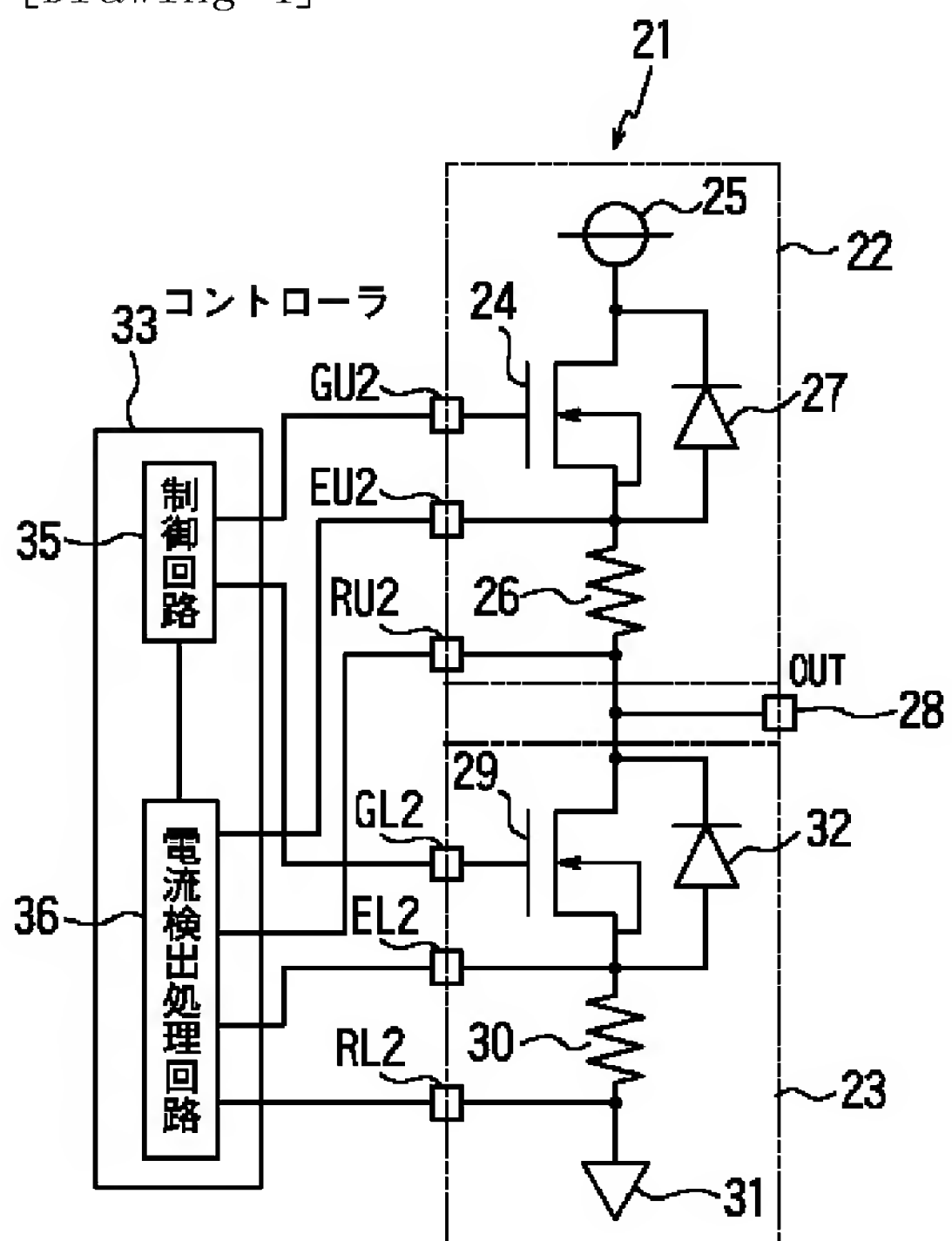
[Drawing 2]



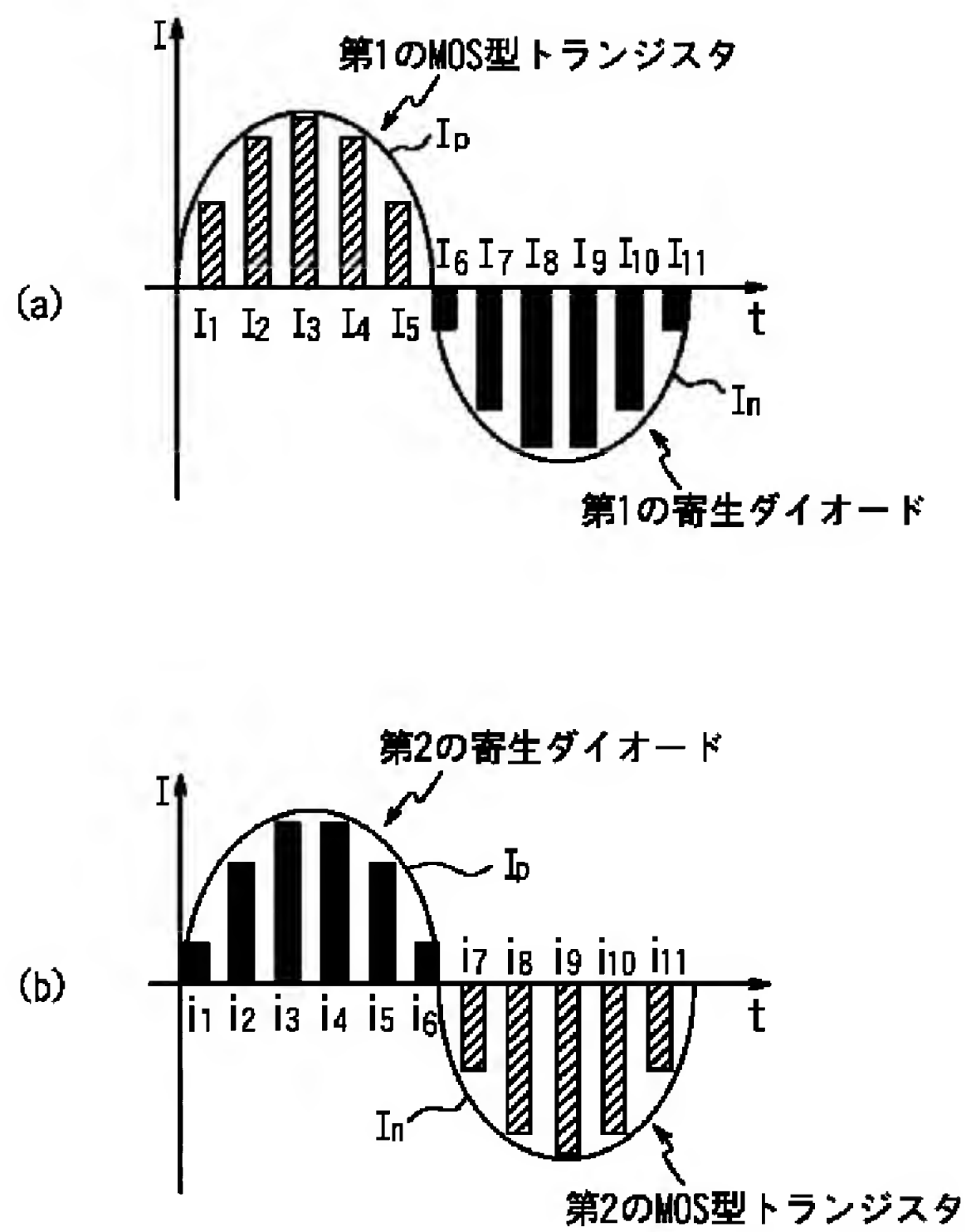
[Drawing 3]



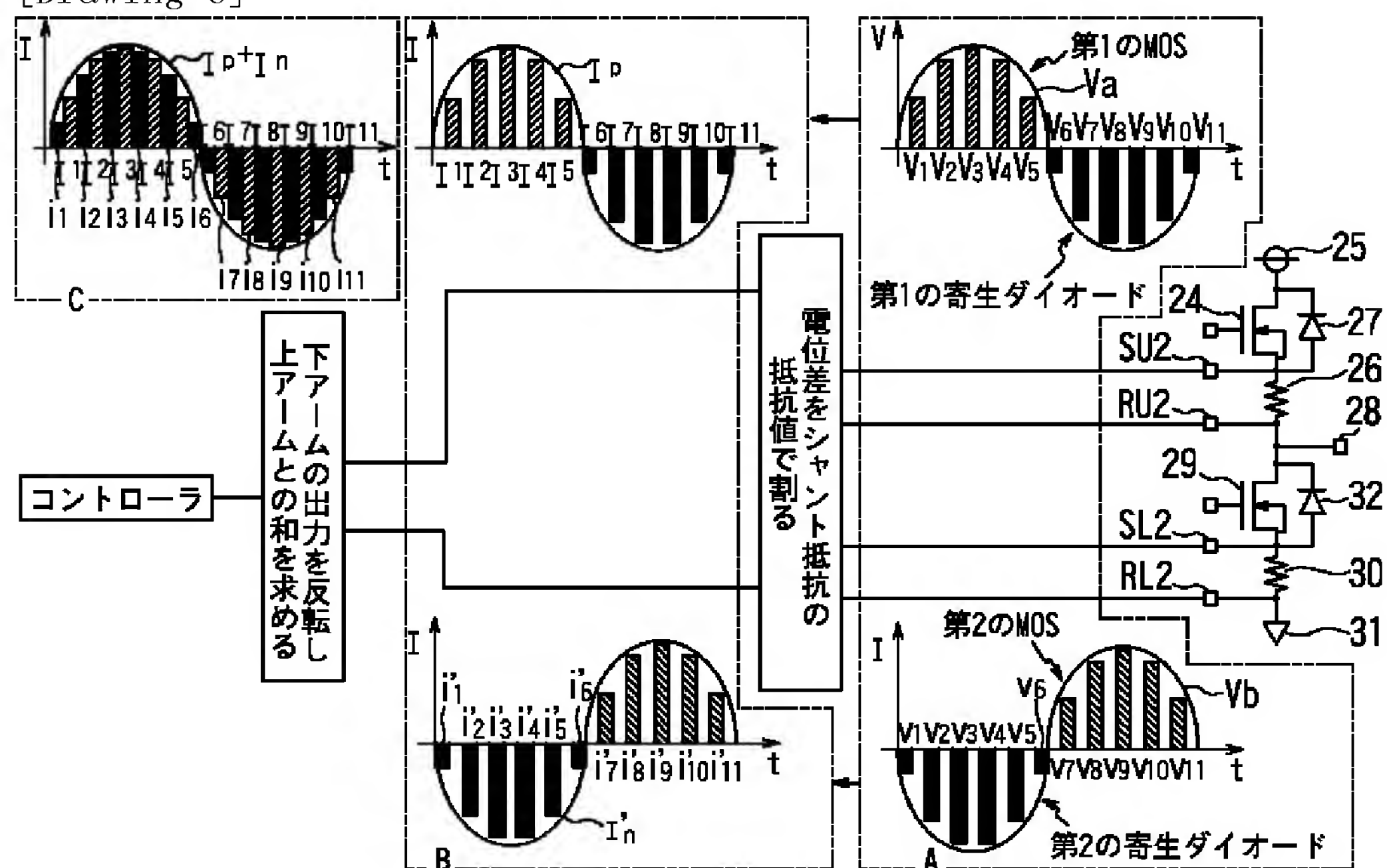
[Drawing 4]



[Drawing 5]



[Drawing 6]



[Translation done.]

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 2 M 1/00		H 0 2 M 1/00	H 5 H 4 1 0
G 0 5 F 1/10	3 0 4	G 0 5 F 1/10	3 0 4 J 5 H 7 4 0
H 0 2 M 1/08	3 4 1	H 0 2 M 1/08	3 4 1 A 5 J 0 6 6
H 0 3 K 17/08		H 0 3 K 17/08	C
17/695		17/687	B
審査請求 未請求 請求項の数6 O L (全 10 頁)			

(21)出願番号	特願2001－370345(P2001－370345)	(71)出願人	000003997 日産自動車株式会社 神奈川県横浜市神奈川区宝町2番地
(22)出願日	平成13年12月4日(2001.12.4)	(72)発明者	西 宏樹 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社内
		(74)代理人	100086450 弁理士 菊谷 公男 (外2名)

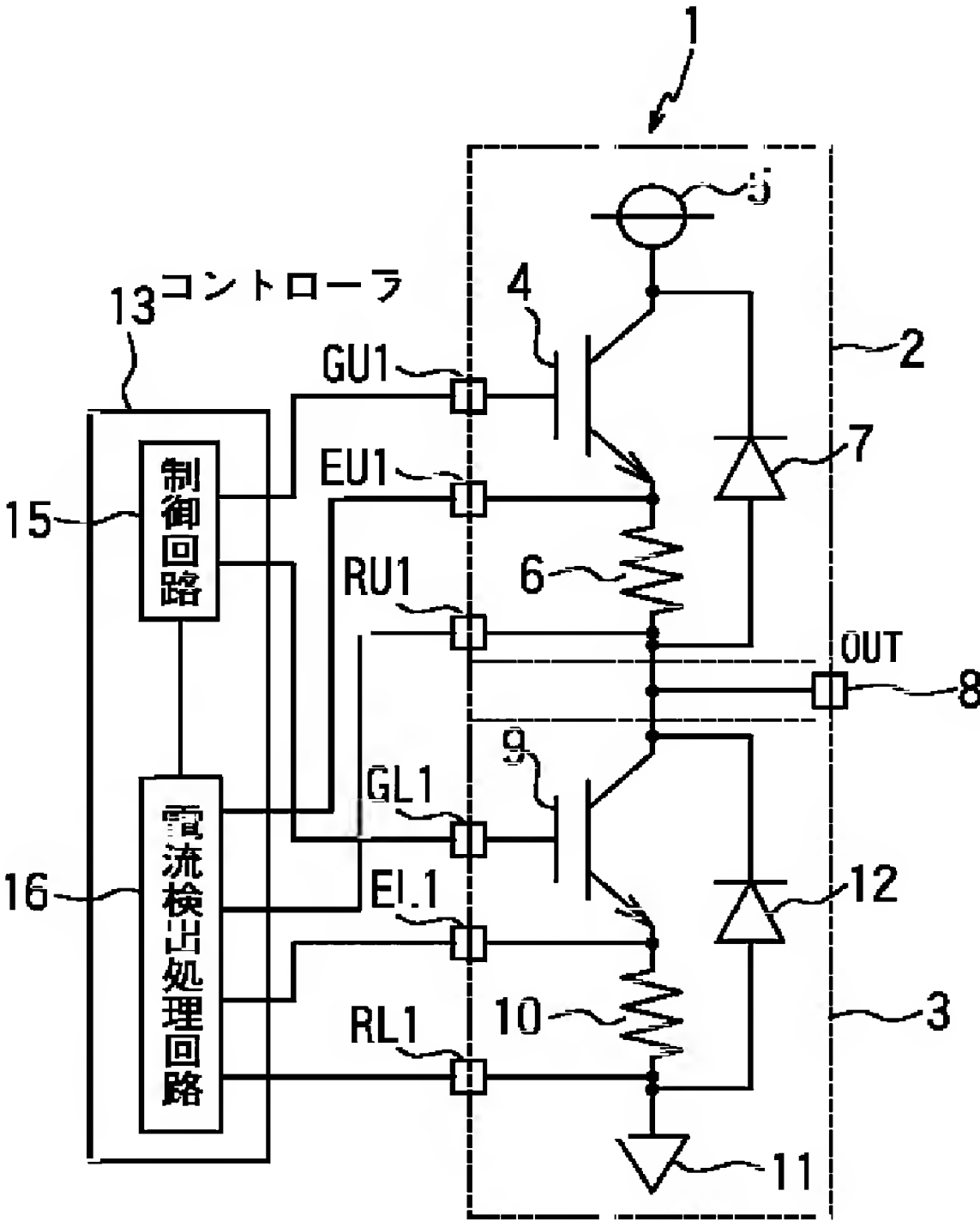
最終頁に続く

(54)【発明の名称】 誘導性負荷の駆動装置

(57)【要約】

【課題】 モータに流れる電流を検出する電流検出機能と、スイッチング素子に流れる過電流を検出する電圧検出機能とを共有化して、部品点数を少なくし、小型、低コストとする。

【解決手段】 パワー・モジュール1は、直列接続した第1のIGBT4と第1のシャント抵抗6とに第1のFWD7を並列接続した上アーム2と、直列接続した第2のIGBT9と第2のシャント抵抗10とに第2のFWD12を並列接続した下アーム3とを有する。コントローラ13からIGBT4に第1の駆動信号が出力される場合には、この信号に同期して第1のシャント抵抗6に流れる電流を、またIGBT9に第2の駆動信号が出力される場合には、この信号に同期して第2のシャント抵抗10に流れる電流を検出してIGBT4、9、およびモータへ流れる電流を検出するようにした。



【特許請求の範囲】

【請求項1】 第1の電流制御型トランジスタと、該第1の電流制御型トランジスタの一端へ直列に一端が接続された第1の抵抗と、前記第1の電流制御型トランジスタの他端に前記第1の抵抗の他端を接続する第1のダイオードとからなる上アームと、第2の電流制御型トランジスタと、該第2の電流制御型トランジスタの一端へ直列に一端が接続された第2の抵抗と、前記第2の電流制御型トランジスタの他端に前記第2の抵抗の他端を接続する第2のダイオードとからなる下アームと、前記上アームの一端と前記下アームの一端とに接続されて駆動電流を誘導性負荷へ供給する駆動端子と、前記第1の電流制御型トランジスタを駆動する第1の駆動信号および前記第2の電流制御型トランジスタを駆動する第2の駆動信号を出力する制御回路と、該制御回路によって、第1の駆動信号が出力されている場合には、該第1の駆動信号に同期して前記第1の抵抗に流れる電流を検出し、前記第2の駆動信号が出力されている場合には、該第2の駆動信号に同期して前記第2の抵抗に流れる電流を検出する電流検出手段とを備えたことを特徴とする誘導性負荷の駆動装置。

【請求項2】 前記トランジスタと前記抵抗とは、同一の半導体基板上に形成されていることを特徴する請求項1に記載の誘導性負荷の駆動装置。

【請求項3】 前記第1の抵抗と前記第2の抵抗とは、前記電流制御型トランジスタのエミッタ側に形成されていることを特徴とする請求項1または2に記載の誘導性負荷の駆動装置。

【請求項4】 第1のMOS型トランジスタと、該第1のMOS型トランジスタの一端へ直列に一端が接続された第1の抵抗と、前記第1のMOS型トランジスタに寄生する第1のダイオードとからなる上アームと、第2のMOS型トランジスタと、該第2のMOS型トランジスタの一端へ直列に一端が接続された第2の抵抗と、前記第2のMOS型トランジスタに寄生する第2のダイオードとからなる下アームと、前記上アームの一端と前記下アームの一端とに接続されて駆動電流を誘導性負荷へ供給する駆動端子と、前記第1のMOS型トランジスタを駆動する第1の駆動信号および前記第2のMOS型トランジスタを駆動する第2の駆動信号を出力する制御回路と、該制御回路によって、第1の駆動信号が出力されている場合には、該第1の駆動信号に同期して前記第1の抵抗に流れる電流を検出し、前記第2の駆動信号が出力されている場合には、該第2の駆動信号に同期して前記第2の抵抗に流れる電流を検出する電流検出手段とを備えたことを特徴とする誘導性負荷の駆動装置。

【請求項5】 前記トランジスタと前記抵抗とは、同一の半導体基板上に形成されていることを特徴する請求項

4に記載の誘導性負荷の駆動装置。

【請求項6】 前記第1の抵抗と前記第2の抵抗とは、前記MOS型トランジスタのソース側に形成されていることを特徴とする請求項4または5のいずれかに記載の誘導性負荷の駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、モータ等の誘導性負荷を駆動する駆動装置に関する。

【0002】

【従来の技術】従来、誘導性負荷の駆動装置としては、たとえば直流電流を交流電流に変換するために絶縁ゲート・バイポーラ型トランジスタ（IGBT）等のスイッチング素子をオン・オフ駆動するインバータを備え、このインバータから供給される交流電圧によって3相交流モータを駆動するモータ駆動装置が周知である。このようなモータ駆動装置にあっては、モータのコイルに流れる電流を電流センサで検出し、この電流センサで検出した検出電流値と指令電流値とが一致するようにインバータのスイッチング素子のオン・オフをPWM（パルス幅変調）方式で制御している。

【0003】この場合、スイッチング素子に過電流が流れたり、1相分の上下アームを構成するスイッチング素子を貫通する電流が流れるとスイッチング素子が破壊される虞がある。そこで、スイッチング素子に過電流や短絡電流が流れた場合には、この電流とスイッチング素子のオン抵抗の積により算出される電圧値も大きくなることから、スイッチング素子のエミッタ〜コレクタ間電圧を検出して、この電圧から過電流あるいは短絡電流を検出するようにしている。

【0004】

【発明が解決しようとする課題】上記のように、モータ等の誘導性負荷を駆動する従来の駆動装置にあっては、モータに流れる電流を検出するための各相ごとの電流センサと、さらにスイッチング素子に流れる過電流を検出するための電圧検出回路とを別々に設けており、部品点数が多く、コストが高くなってしまっていた。なお、スイッチング素子の過電流検出を簡便にするため、1素子の電流値を検出して駆動装置全体に流れる電流値を推定するものもあるが、素子のばらつきのため精度が低いという問題がある。

【0005】したがって本発明は、高い検出精度を確保しながら、部品点数を少なくすることでコストを低減した誘導性負荷の駆動装置を提供することを目的とする。

【0006】

【課題を解決するための手段】このため、請求項1に記載の本発明の誘導性負荷の駆動装置は、第1の電流制御型トランジスタと、この一端へ直列に一端が接続された第1の抵抗と、第1の電流制御型トランジスタの他端に第1の抵抗の他端を接続する第1のダイオードとからな

る上アームと、第2の電流制御型トランジスタと、この一端へ直列に一端が接続された第2の抵抗と、第2の電流制御型トランジスタの他端に第2の抵抗の他端を接続する第2のダイオードとからなる下アームと、上アームの一端と下アームの一端とに接続されて駆動電流を誘導性負荷へ供給する駆動端子と、第1の電流制御型トランジスタを駆動する第1の駆動信号および第2の電流制御型トランジスタを駆動する第2の駆動信号を出力する制御回路と、制御回路によって、第1の駆動信号が出力されている場合には、この第1の駆動信号に同期して第1の抵抗に流れる電流を検出し、第2の駆動信号が出力されている場合には、この第2の駆動信号に同期して第2の抵抗に流れる電流を検出する電流検出手段と備えるものとした。

【0007】請求項2に記載の発明は、上記トランジスタと抵抗とが同一の半導体基板上に形成されているものとした。また、請求項3に記載の発明は、上記第1の抵抗と第2の抵抗とが電流制御型トランジスタのエミッタ側に形成されているものとした。

【0008】請求項4に記載の誘導性負荷の駆動装置は、第1のMOS型トランジスタと、この一端へ直列に一端が接続された第1の抵抗と、第1のMOS型トランジスタに寄生する第1のダイオードとからなる上アームと、第2のMOS型トランジスタと、この一端へ直列に一端が接続された第2の抵抗と、第2のMOS型トランジスタに寄生する第2のダイオードとからなる下アームと、上アームの一端と下アームの一端とに接続されて駆動電流を誘導性負荷へ供給する駆動端子と、第1のMOS型トランジスタを駆動する第1の駆動信号および第2のMOS型トランジスタを駆動する第2の駆動信号を出力する制御回路と、制御回路によって、第1の駆動信号が出力されている場合には、この第1の駆動信号に同期して第1の抵抗に流れる電流を検出し、第2の駆動信号が出力されている場合には、この第2の駆動信号に同期して第2の抵抗に流れる電流を検出する電流検出手段とを備えるものとした。

【0009】請求項5に記載の発明は、請求項4の発明における上記トランジスタと抵抗とが同一の半導体基板上に形成されているものとした。請求項6に記載の発明は、上記第1の抵抗と第2の抵抗とがMOS型トランジスタのソース側に形成されていることを特徴とする。

【0010】

【発明の効果】請求項1に記載の本発明による誘導性負荷の駆動装置にあっては、電流検出手段により第1の駆動信号に同期して第1の抵抗に流れる電流を検出し、また第2の駆動信号に同期して第2の抵抗に流れる電流を検出するようにしたので、第1電流制御型トランジスタおよび第2の電流制御型トランジスタに流れる電流を検出できるとともに、同じ電流検出手段によって誘導性負荷に流れる駆動電流をも検出できる。これに

より、部品点数が少なくでき、コストを低減することができる。

【0011】また、請求項4に記載の誘導性負荷の駆動装置にあっては、電流検出手段により第1の駆動信号に同期して第1の抵抗に流れる電流を検出し、また第2の駆動信号に同期して第2の抵抗に流れる電流を検出するようにしたので、第1のMOS型トランジスタおよび第2のMOS型トランジスタに流れる電流を検出できるとともに、同じ電流検出手段によって誘導性負荷に流れる駆動電流をも検出することができ、同様に部品点数を少なくでき、コスト低減が得られる。

【0012】

【発明の実施の形態】以下、本発明の実施の形態を実施例により説明する。図1は、スイッチング素子に電流制御型トランジスタとしてのIGBTを用いたモータ用の駆動装置に本発明を適用した第1の実施例を示す。なお、図1は3相交流モータの1相分に対応するパワー・モジュールのみを示している。他の2相分についても同一構成である。パワー・モジュール1は、プラス電源側の上アーム2とマイナス電源側の下アーム3とからなり、直流を交流に変換して図示しないモータに電流を供給する。

【0013】上アーム2は、第1のIGBT4、第1のシャント抵抗6、および第1のフリーホイールダイオード(FWD)7を有する。第1のIGBT4は、そのコレクタをプラス電源5に、そのエミッタを第1のシャント抵抗6の一端に接続してある。第1のフリーホイールダイオード7は、上記直列接続したIGBT4およびシャント抵抗6とに並列になるように、カソードとアノードをIGBT4のコレクタとシャント抵抗6の他端に各々接続してある。

【0014】一方、下アーム3は、第2のIGBT9、第2のシャント抵抗10、および第2のフリーホイールダイオード12を有する。第2のIGBT9は、そのコレクタを上アーム2の第1のシャント抵抗6の他端に、またそのエミッタを第2のシャント抵抗10の一端に接続する。この第2のシャント抵抗10の他端は、マイナス電源11に接続してある。

【0015】第2のフリーホイールダイオード12は、直列接続したIGBT9およびシャント抵抗10とに並列になるように、カソードとアノードをIGBT9のコレクタとシャント抵抗10の他端に各々接続してある。第1、第2のIGBT4、9と、第1、第2のシャント抵抗6、10とは、同一のチップ(半導体基板)上に形成してある。

【0016】パワー・モジュール1は、第1のIGBT4のゲート、エミッタ、および第1のシャント抵抗6の他端にそれぞれ接続された端子GU1、EU1、およびRU1と、第2のIGBT9のゲート、エミッタ、および第2のシャント抵抗10の他端にそれぞれ接続された

端子GL1、EL1、RL1を備える。これらの各端子はコントローラ13に接続される。

【0017】コントローラ13は、上記第1のIGBT4のゲートに第1の駆動信号としての指令信号、および第2のIGBT9のゲートに第2の駆動信号としての指令信号をそれぞれ送る制御回路15の他、電流検出手段としてシャント抵抗6、10を流れる電流を検出する電流検出処理回路16を有している。

【0018】また、パワー・モジュール1は、出力端子として第1のシャント抵抗6の他端と第2のIGBT9のコレクタの接続点に接続した駆動端子(OUT)8を備えている。この駆動端子8は、誘導性負荷としての図示しない3相交流モータに接続される。なお、3相交流モータに対しては、プラス電源5とマイナス電源11との間に、上述したパワー・モジュール1を3相分並列に並べてインバータを構成し、各パワー・モジュールの駆動端子が3相交流モータに接続される。

【0019】次に、上記構成になる駆動装置の作動につき説明する。なお、駆動装置の各パワー・モジュールの作動は基本的に同じでありそれら間の位相が異なるだけであるから、ここでも1相分のパワー・モジュールについてのみ、その作動を説明する。図2は、上アーム2、下アーム3における電流の波形を駆動端子8からの出力電流としてみた場合の電流(I)～時間(t)の関係を示す。この出力電流は交流とするため正弦波であり、ここではその1波長分のみを描いてある。

【0020】図2の(a)は、上アーム2における第1のIGBT4および第1のシャント抵抗6、あるいは第1のFWD7を介して駆動端子8へ流れる電流の波形を、(b)は、下アーム3における第2のIGBT9および第2のシャント抵抗10、あるいは第2のFWD12を介して駆動端子8へ流れる電流の波形をそれぞれ示している。なお、同図中、駆動端子8における出力電流は、パワー・モジュール1から交流モータへ出力する方向(図中右向き)を正とし、交流モータからパワー・モジュール1へ入力される方向を負(図中左向き)とする。

【0021】コントローラ13によりパワー・モジュール1をオン・オフした場合は、以下のように両アーム2、3のうち一方のアームのIGBTと他方のアームのFWDから駆動端子8へ交互に電流が流れることになる。すなわち、まず駆動端子8で正の正弦波電流(図2の電流波形のうちの左半分の半波長分に相当)を得るには、上アーム2の第1のIGBT4をオン・オフしてPWM制御する。この制御期間中、下アーム3の第2のIGBT9はオフにされている。

【0022】第1のIGBT4のゲートにオン指令信号が出された場合(図では、半波長の間にオン指令が5回出された場合を描いてある)には、第1のIGBT4がその都度オンとなってプラス電源5から第1のIGBT

4、第1のシャント抵抗6を介して、駆動端子8に正の電流 $I_1 \sim I_5$ が流れる。これらの電流の大きさは、コントローラ13から第1のIGBT4のゲートへ出されるオン信号によりコントロールされ、第1のIGBT4から出力される電流が正の正弦波(半波長分)に沿うように調整される。

【0023】一方、この正の正弦波を得る期間中、第1のIGBT4のゲートにオフ指令信号が出され第1のIGBT4がオフとなる場合には、駆動端子8に接続されている交流モータのコイルに逆起電力が生じることから、このコイルに流れる電流は指令信号の切り替わりとともにすぐには反転せず同じ方向に流れ続けようとする。

【0024】この結果、第1のIGBT4のオフから次のオンとなるまでの間、下アーム3の第2のFWD12を介して駆動端子8に同じ電流(下方のグラフに示す正の電流 $i_1 \sim i_6$)が同じ方向に流れ続けるといったフリー・ホイール効果が得られる。これらの電流の大きさは、第1のIGBT4のオンで出力されていた電流等によって決まり、正の正弦波(半波長分)に沿うようになる。

【0025】したがって、この上アーム2の第1のIGBT4によって流れる正の電流 $I_1 \sim I_5$ と、下アーム3のFWD12によって流れる正の電流 $i_1 \sim i_6$ とが交互に駆動端子8に出力され、この結果、これら両電流による駆動端子8での合成電流は、第1のIGBT4をオン・オフ制御している期間、図2の(a)に実線で示す半波長分の正弦波の正の電流 I_p が出力されることになる。このように、第2のFWD12を用いることにより、逆起電力に起因した過電流が流れることによって第1のIGBT4が破損するのを防止するとともに、高速スイッチングのとき負荷電流を持続して電流を平滑化することが可能となる。

【0026】上記正の正弦波電流に続いて負の正弦波(半波長分)の電流を得るには、上アーム2の第1のIGBT4をオフとする一方、下アーム3の第2のIGBT9をオン・オフ制御する。この場合、上記第1のIGBT4をオン・オフ制御する場合と逆の作動となって、駆動端子8には負の電流が流れることになる。

【0027】すなわち、第2のIGBT9のゲートにオン指令信号が出されているときは、第2のIGBT9、第2のシャント抵抗10を介して駆動端子8に負の電流を流し、第2のIGBT9のゲートにオフ指令信号が出されたときは、フリー・ホイール効果により上アーム2の第1のFWD7から負の電流が駆動端子8に流される。

【0028】したがって、この第2のIGBT9のオン・オフ制御中、第1のFWD7からの負の電流 $I_6 \sim I_{11}$ と第2のIGBT9からの負の電流 $i_7 \sim i_{11}$ とが交互に駆動端子8へ流れることになる。この結果、駆

動端子8には、これらの電流 $I_6 \sim I_{11}$ と電流 $i_7 \sim i_{11}$ とが合成されて、図2の(b)に実線で示すような半波長分の正弦波の負の電流 I_n が流れることとなる。このようにして得られる正負の正弦波からなる電流(I_p と I_n)は、交流として各パワー・モジュールからそれぞれ位相をずらされてモータへ供給され、モータを駆動回転させる。

【0029】次に、上記駆動装置における電流検出方法について説明する。まず、電流検出の考え方を説明する。IGBT4、9に過電流、短絡電流が流れるのを防ぐためにはIGBT4、9に流れる電流を検出する必要がある。IGBT4、9に流れる電流は、これらに直列接続された第1、第2のシャント抵抗6、10を流れる電流に等しいからこれらの電流値を代わりに検出すればよいことになる。

【0030】そこで、シャント抵抗6、10を流れる電流値を検出するには、IGBT4、9に対しオン指令がなされているときに、これと同期してシャント抵抗6、10の両端間の電位差を検出し、その電位差値をシャント抵抗6、10の抵抗値でそれぞれ除算して電流値を得る。この電流値から過電流か否かの判断が可能となる。また、これらの電流値は、その時点で駆動端子8を流れる電流値でもあることから、モータに流れる電流値が検出されることを意味する。なお、スイッチング素子にIGBTを用いた場合は、FWDに流れている電流の検出は必要ないので、IGBT4、9がオンしているときのみ電流検出すればよい。

【0031】上記の考え方のもとに、シャント抵抗6、10を流れる電流を、コントローラ13内の電流検出処理回路16にて検出する。図3はこの電流検出の流れを示す。まず、コントローラ13はその制御回路15からIGBT4、9のゲートに第1、第2の駆動信号として順次、正弦波を作るオン指令を入力する。このとき、電流検出処理回路16は、上下アーム2、3のシャント抵抗6、10の両端E U1およびR u1、E L1およびR L1における各電圧を検出し、これらから各両端間における電位差を検出する。

【0032】これらの電位差は、図3のAに示すように、最初、第1のIGBT4を流れる電流による第1のシャント抵抗6の両端間の電位差 V_a が、半波長の正弦波形状をした正の電圧 $V_1 \sim V_5$ として、またこの後続いて第2のIGBT9を流れる電流による第2のシャント抵抗10の両端の電位差 V_b が、同じく半波長の正弦波形状をした正の電圧 $V_6 \sim V_{10}$ として検出される。

【0033】このようにして検出した各シャント抵抗6、10の両端間の電位差 $V_1 \sim V_{10}$ を、予め分かっているシャント抵抗6、10の抵抗値で各々除算することにより、シャント抵抗6、10を流れる各電流値 I_p 、 I'_n を算出する。このようにして得た電流値 I_p 、 I'_n は、図3のBに示すように、 $I_1 \sim I_5$ 、

$i'_6 \sim i'_{10}$ となって、抵抗値を一定とみなせることから、上記電位差に比例した大きさとなっている。

【0034】次いで、演算を簡単にするため下アーム3のシャント抵抗10から求めた電流値 I'_n の正負を反転して電流値 I_n を得、この電流値 I_n と上アーム2のシャント抵抗6から求めた電流値 I_p との和を求める。この合成電流($I_p + I_n$)は、図3のCに示すように、電流 $I_1 \sim I_5$ に電流 I'_n の正負を反転した電流 $i_6 \sim i_{10}$ を連続させた正弦波の1波長分の電流となる。

【0035】この合成して得た電流値は、電流検出処理回路16から電流情報として制御回路15へ入力される。制御回路15は、電流情報により補正した指令信号を各IGBT4、9のゲートへ出力する。このように、第1、第2のシャント抵抗6、10を流れる電流値を測定するとともにIGBT4、9に出力する指令信号を最適に制御することが可能となる。

【0036】以上のように、本実施例にあつては、第1、第2のシャント抵抗6、10を流れる電流を指令信号(第1、第2の駆動信号)の出力と同期して検出することにより、同じ電流検出処理回路16で第1、第2のIGBT4、9やモータに過電流あるいは短絡電流が流れているか否かを判断することが可能となり、部品点数およびコストを下げることができる。そして、シャント抵抗6、10を流れる電流を検出するので、パワー・モジュール内の短絡かモータや配線など外部の短絡かの区別も可能となる。また、IGBT4、9とシャント抵抗6、10とを同一チップ上に形成しているので、電流センサを外部に設ける必要もなくコンパクトな駆動装置とすることができる。

【0037】次に、本発明の第2の実施例について説明する。この実施例では、前実施例におけるIGBTの代わりに、スイッチング素子としてMOS型トランジスタを使用している。図4は、第2の実施例におけるパワー・モジュールを示す。なお、ここでもパワー・モジュールは、1相分だけを示している。パワー・モジュール21は、上アーム22と下アーム23とからなる。

【0038】上アーム22は、第1のMOS型トランジスタ24、第1のシャント抵抗26、および第1の寄生トランジスタ27を有する。上アーム22では、第1のMOS型トランジスタ24のドレインにプラス電源25を、そのソースに第1のシャント抵抗26の一端を接続してある。また、MOS型トランジスタ24には第1の寄生ダイオード27が形成されており、そのカソードがドレインに、アノードがソースにつながっている。

【0039】一方、下アーム23は、第2のMOS型トランジスタ29、第2のシャント抵抗30、および第2の寄生ダイオード32を有する。下アーム23では、第2のMOS型トランジスタ29のドレインを上アーム22の第1のシャント抵抗26の他端と駆動端子28とに

接続するとともに、このトランジスタ29のソースに第2のシャント抵抗30の一端を接続する。第2のシャント抵抗30の他端は、マイナス電源31に接続されている。

【0040】また、第2のトランジスタ29には第2の寄生ダイオード32が形成され、そのカソードがドレインに、アノードがソースにつながっている。第1、第2のMOS型トランジスタ24、29と第1、第2のシャント抵抗26、30とは、同一のチップ上に形成してある。

【0041】パワー・モジュール1は、第1のMOS型トランジスタ24のゲート、ソース、および第1のシャント抵抗26の他端にそれぞれ接続された端子GU2、EU2、およびRU2と、第2のMOS型トランジスタ29のゲート、ソース、および第2のシャント抵抗30の他端にそれぞれ接続された端子GL2、EL2、RL2を備える。これらの各端子はコントローラ33に接続される。

【0042】コントローラ33は、前実施例のコントローラと同様に、上記各ゲートに指令信号（第1の駆動信号、第2の駆動信号）を送る制御回路35の他、シャント抵抗26、30を流れる電流を検出する電流検出処理回路36（電流検出手段）等を有している。また、駆動端子28は、図示しない3相交流モータに接続される。前実施例と同様に、3相誘導モータに対しては、3相分のパワー・モジュールを並列に並べてインバータが構成される。

【0043】次に、上記構成になる誘導性負荷の駆動装置の作動につき説明する。なお、各パワー・モジュールの作動は基本的に同じで位相が異なるだけであるから、ここでも1相分のパワー・モジュールだけの作動につき説明する。コントローラ33によりパワー・モジュール21を制御した場合、MOS型トランジスタ24および第1の寄生ダイオード27と、MOS型トランジスタ29および第2の寄生ダイオード32とにそれぞれ流れる正弦波の1波長分の電流の波形を駆動端子28から出力電流としてみた場合を、図5に示す。

【0044】この場合も第1の実施例で説明の場合と同様に、上下アーム22、23のうち一方のアームのMOS型トランジスタを流れる電流と、他方のアームの寄生ダイオードからの電流とが、交互に駆動端子28へ流れることとなるすなわち、駆動端子28で正の正弦波電流を得るには、上アーム22の第1のMOS型トランジスタ24をオン・オフしてPWM制御する。なお、この期間中、下アーム23の第2のMOS型トランジスタ29はオフにされている。

【0045】第1のMOS型トランジスタ24のゲートにオン指令信号が出された場合（図には、半波長の間にオン指令が5回出された場合を描いてある）には、第1のMOS型トランジスタ24がその都度オンとなってプ

ラス電源25から第1のMOS型トランジスタ24、第1のシャント抵抗26を介して、図5の（a）に示すように駆動端子28に正の電流 $I_1 \sim I_5$ が流れる。これらの電流の大きさは、コントローラ33から第1のMOS型トランジスタ24のゲートへ出されるオン信号によりコントロールされ、第1のMOS型トランジスタ24から出力される電流が正の正弦波（半波長分）に沿うように調整される。

【0046】一方、この正の正弦波を得る期間中、第1のMOS型トランジスタ24のゲートにオフ指令信号が出された場合には、駆動端子28に接続されているモータのコイルに逆起電力が生じることにより、図5の（b）に示すように、第1のMOS型ダイオード24がオフとなつてから次のオンするまでの間、下アーム23の第2の寄生ダイオード32と第2シャント抵抗30を介して駆動端子28に同じ方向へ正の電流 $i_1 \sim i_6$ が流れ続ける。これらの電流の大きさも正の正弦波（半波長分）に沿うようになる。

【0047】したがって、この上アーム22の第1のMOS型トランジスタ24によって流れる正の電流 $I_1 \sim I_5$ と、下アーム23の第2の寄生ダイオード32によって流れる正の電流 $i_1 \sim i_6$ とが交互に駆動端子28に出力され、この結果、これら両電流による駆動端子28での合成電流は、第1のMOS型トランジスタ24をオン・オフ制御している期間は、図5に実線で示す半波長分の正弦波として正の電流 I_p が出力されることになる。

【0048】上記正の正弦波電流に続いて負の正弦波（半波長分）の電流を得るには、上アーム22の第1のMOS型トランジスタ24をオフとする一方、下アーム23の第2のMOS型トランジスタ29をオン・オフ制御する。この場合、上記第1のMOS型トランジスタ24をオン・オフ制御する場合と逆の作動となつて、駆動端子28には負の電流が流れることとなる。

【0049】すなわち、第2のMOS型トランジスタ29のゲートにオン指令信号が出されているときは、第2のMOS型トランジスタ29、第2のシャント抵抗30を介して駆動端子28に負の電流を流し、第2のMOS型トランジスタ29のゲートにオフ指令信号が出されたときは、フリー・ホイール効果により上アーム22の第1の寄生ダイオード27と第1のシャント抵抗26から負の電流が駆動端子28に流される。

【0050】したがって、この第2のMOS型トランジスタ29のオン・オフ制御中、第1の寄生ダイオード27からの負の電流 $I_6 \sim I_{11}$ と第2のMOS型トランジスタ29からの負の電流 $i_7 \sim i_{11}$ とが交互に駆動端子28へ流れることになる。この結果、駆動端子28には、これらの電流 $I_6 \sim I_{11}$ と電流 $i_7 \sim i_{11}$ とが合成されて、図5に実線で示すような半波長分の正弦波の負の電流 I_n が流れることとなる。このようにして

して得られる正弦波の電流 (I_p と I_n) は、交流として、各パワー・モジュールからそれぞれ位相をずらされながらモータへ供給され、モータを駆動回転させる。

【0051】次に、上記実施例の駆動装置における電流検出方法について説明する。なお、本実施例では、第1のシャント抵抗26に流れる電流は第1のMOS型トランジスタ24と第1の寄生ダイオード27を流れる電流と同じ、第2のシャント抵抗30に流れる電流は第2のMOS型トランジスタ29と第2の寄生ダイオード32を流れる電流と同じになるので、これらの電流も検出できることになる。

【0052】コントローラ33ではまず、制御回路35から第1、第2のMOS型トランジスタ24、29のゲートに順次、正弦波のオン指令を入力する。このとき、電流検出処理回路36では、このオン指令に同期して上下アーム22、23のシャント抵抗26、30の両端E U2およびR U2間、E L2およびR L2間における各電圧を検出し、これらから各両端間の電位差を検出する。

【0053】図6のAに示すように、第1のシャント抵抗26の電位差 V_a は、第1 MOS型トランジスタ24を介して得られる半波長分の正弦波形状をした正の電圧 $V_1 \sim V_5$ と、これに続く第1の寄生ダイオード27を介して得られる半波長分の負の正弦波 $V_6 \sim V_{11}$ とからなる。一方、第2のシャント抵抗30の電位差 V_b は、第2の寄生トランジスタ32を介して得られる半波長分の正弦波形状をした負の電圧 $v_1 \sim v_6$ と、これに続く第2 MOS型トランジスタ29を介して得られる半波長分の正の正弦波 $v_7 \sim v_{11}$ とからなる。

【0054】このようにして得られたシャント抵抗26、30の両端間の電位差 V_a 、 V_b を、シャント抵抗の抵抗値で除算してシャント抵抗26、30を流れる電流値 I_p 、 I'_n を得る。電流値 I_p 、 I'_n は、シャント抵抗の抵抗値が一定であることから、図6のBに $I_1 \sim I_{11}$ 、 $i'_1 \sim i'_{11}$ で示すように、電位差 V_a 、 V_b に比例した大きさとなっている。

【0055】次いで、演算を簡単にするため下アーム3のシャント抵抗30から求めた電流値 I'_n の正負を反転して電流値 I_n とし、この電流値 I_n と上アーム22のシャント抵抗26から求めた電流値 I_p との和を求める。この合成電流 ($I_n + I_p$) は、図6のCに示すように、電流 $I_1 \sim I_{11}$ に電流 I'_n の正負を反転した電流 $i_1 \sim i_{11}$ を合成した正弦波の1波長分の正負に切り替わる交流電流となる。

【0056】この合成して得た電流値は、電流情報として制御回路35に入力する。制御回路35は、電流情報により補正した指令信号を第1、第2のMOS型トランジスタ24、29の各ゲートへ出力する。このように、第1、第2のシャント抵抗26、30を流れる電流値を測定できるとともに、MOS型トランジスタ24、29

のゲートへ出力する指令信号を最適に制御することが可能となる。

【0057】以上のように、第2の実施例にあっても、第1、第2のシャント抵抗26、30を流れる電流を指令信号の出力と同期して検出することにより、同じ電流検出処理回路36で第1、第2のMOS型トランジスタ24、29および寄生ダイオード27、32やモータに過電流あるいは短絡電流が流れているか否かを判断することが可能となり、部品点数およびコストを下げることができる。また、MOS型トランジスタ24、29とシャント抵抗26、30とを同一チップ上に形成しているので、電流センサを外部に設ける必要もなくコンパクトな駆動装置とすることができる。

【0058】なお、第1、第2のいずれの実施例にあっても、電流検出に際して、一方のシャント抵抗で検出した電流値と他方のシャント抵抗で検出した値を正負反転させた電流値とを加算合成して指令信号のための電流情報としたが、加算せずに個別に制御回路15または35へ送るようにしてもよい。この場合は、上アーム側をオン・オフ制御するときは、第1のIGBTまたは第1のMOS型トランジスタをオン時に上アームのシャント抵抗で検出した電流値を、第1のIGBTまたは第1のMOS型トランジスタをオフ時に下アームのシャント抵抗で検出した電流値を電流情報とし、また、下アーム側をオン・オフ制御するときは、第2のIGBTまたは第2のMOS型トランジスタをオン時に下アームのシャント抵抗で検出した電流値を、第2のIGBTまたは第2のMOS型トランジスタをオフ時に上アームのシャント抵抗で検出した電流値を電流情報とする。

【0059】なお、各実施例では、パワー・モジュールの接続先を3相交流モータとして説明したが、これに限定されず、本発明は任意の誘導性負荷の駆動に適用できる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す図である。

【図2】出力電流の波形を示す図である。

【図3】シャント抵抗を流れる電流の検出要領を示す説明図である。

【図4】本発明の第2の実施例を示す図である。

【図5】第2の実施例における出力電流の波形を示す図である。

【図6】シャント抵抗を流れる電流の検出要領を示す説明図である。

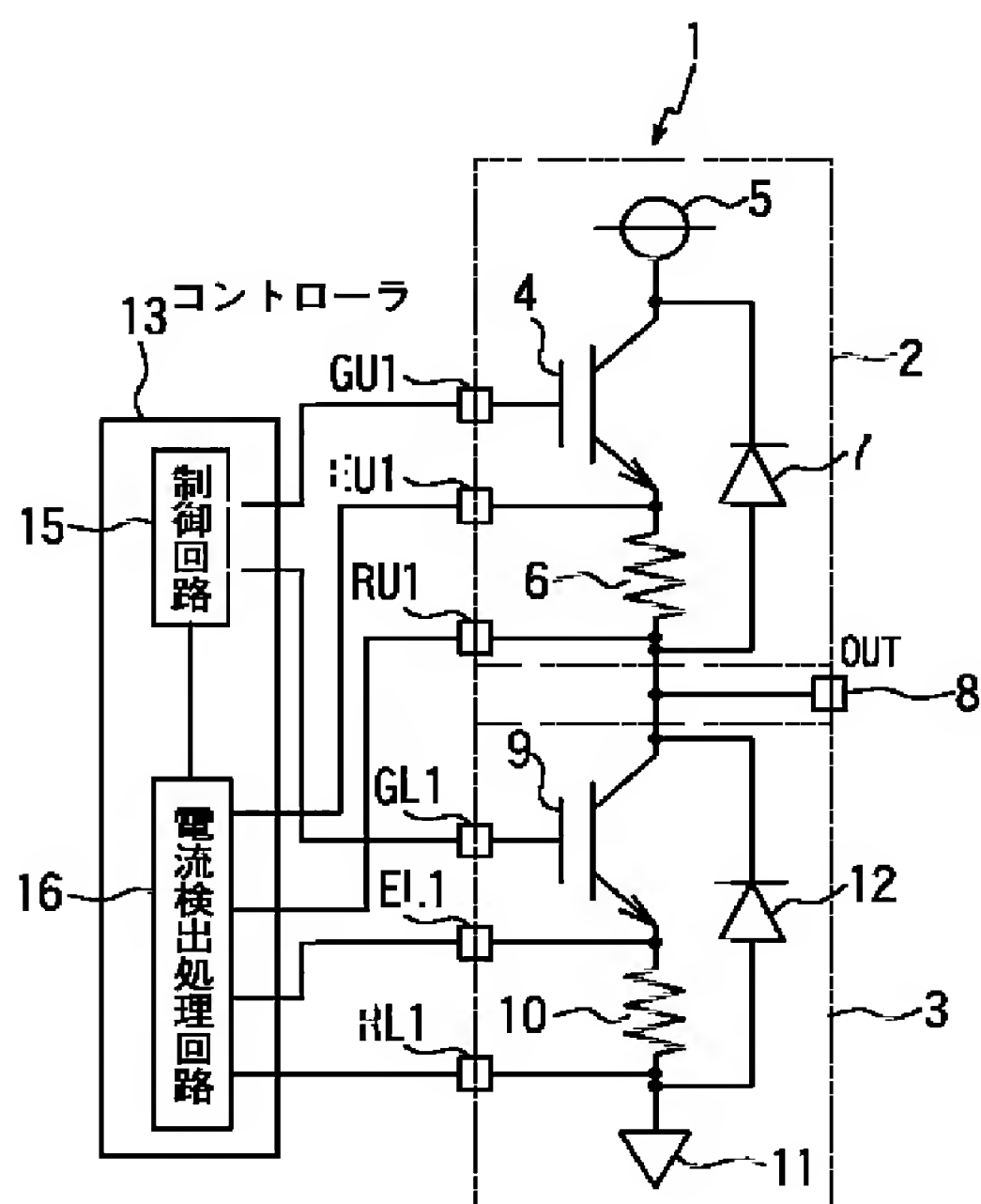
【符号の説明】

- | | |
|---|--------------------------|
| 1 | パワー・モジュール |
| 2 | 上アーム |
| 3 | 下アーム |
| 4 | 第1のIGBT (第1の電流制御型トランジスタ) |
| 6 | 第1のシャント抵抗 (第1の抵抗) |

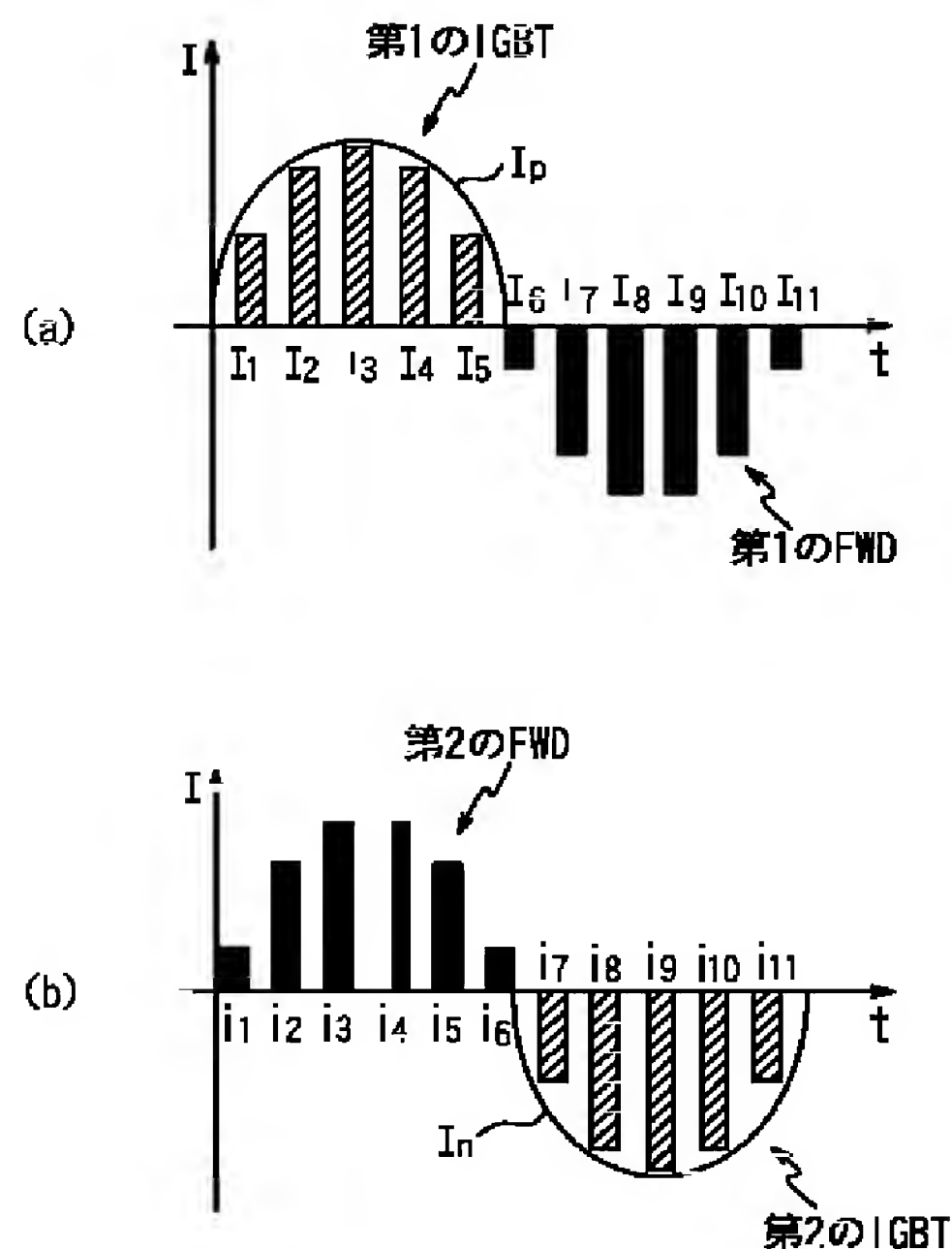
7 第1のフリーホイールダイオード（第1のダイオード）
 8 駆動端子
 9 第2のIGBT（第2の電流制御型トランジスタ）
 10 第2のシャント抵抗（第2の抵抗）
 12 第2のフリーホイールダイオード（第2のダイオード）
 13 コントローラ
 15 制御回路
 16 電流検出処理回路（電流検出手段）
 21 パワー・モジュール

22 上アーム
 23 下アーム
 24 第1のMOS型トランジスタ
 26 第1のシャント抵抗（第1の抵抗）
 27 第1の寄生ダイオード（第1のダイオード）
 28 駆動端子
 29 第2のMOS型トランジスタ
 30 第2のシャント抵抗（第2の抵抗）
 32 第2の寄生ダイオード（第2のダイオード）
 33 コントローラ
 35 制御回路
 36 電流検出処理回路（電流検出手段）

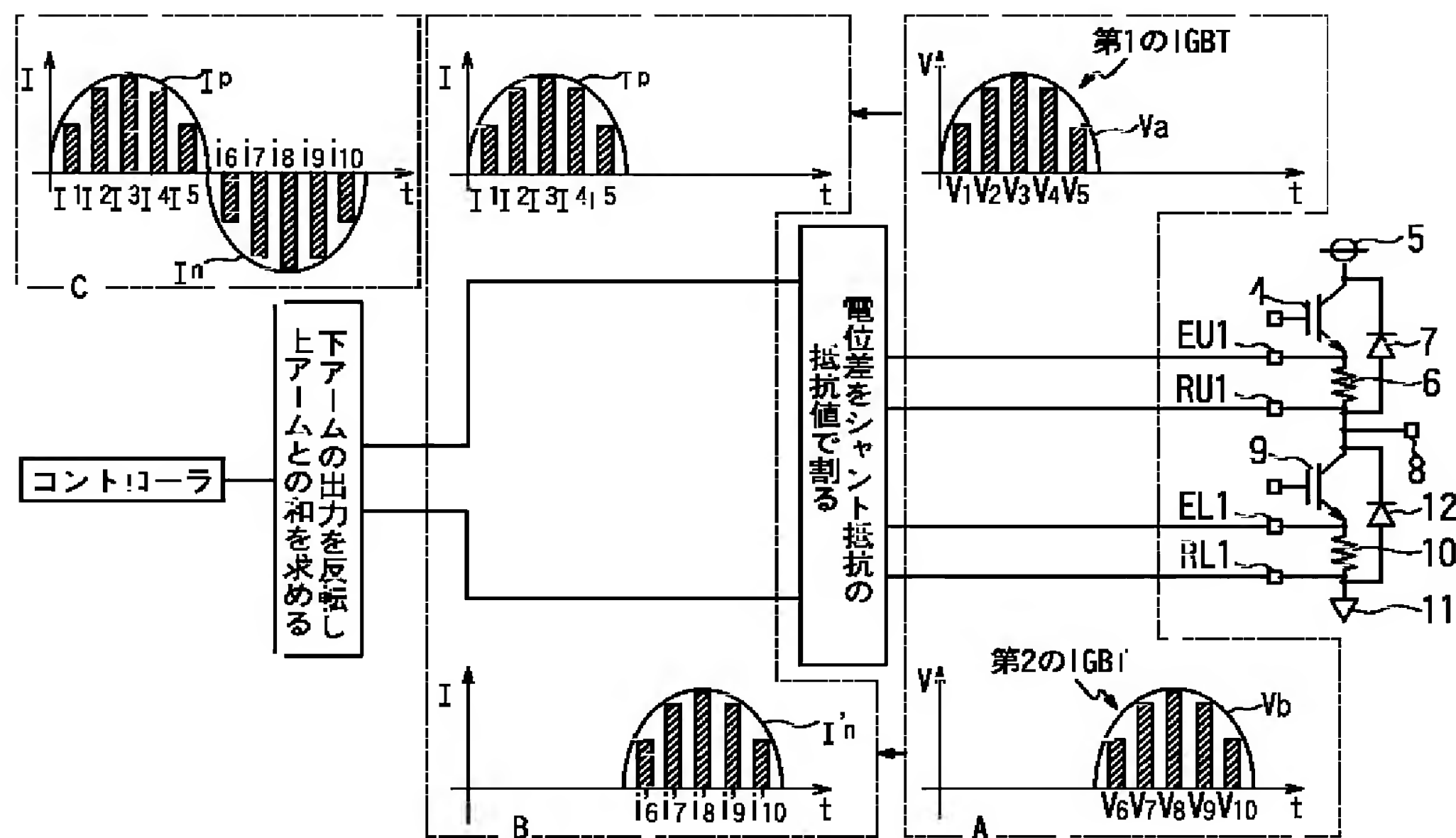
【図1】



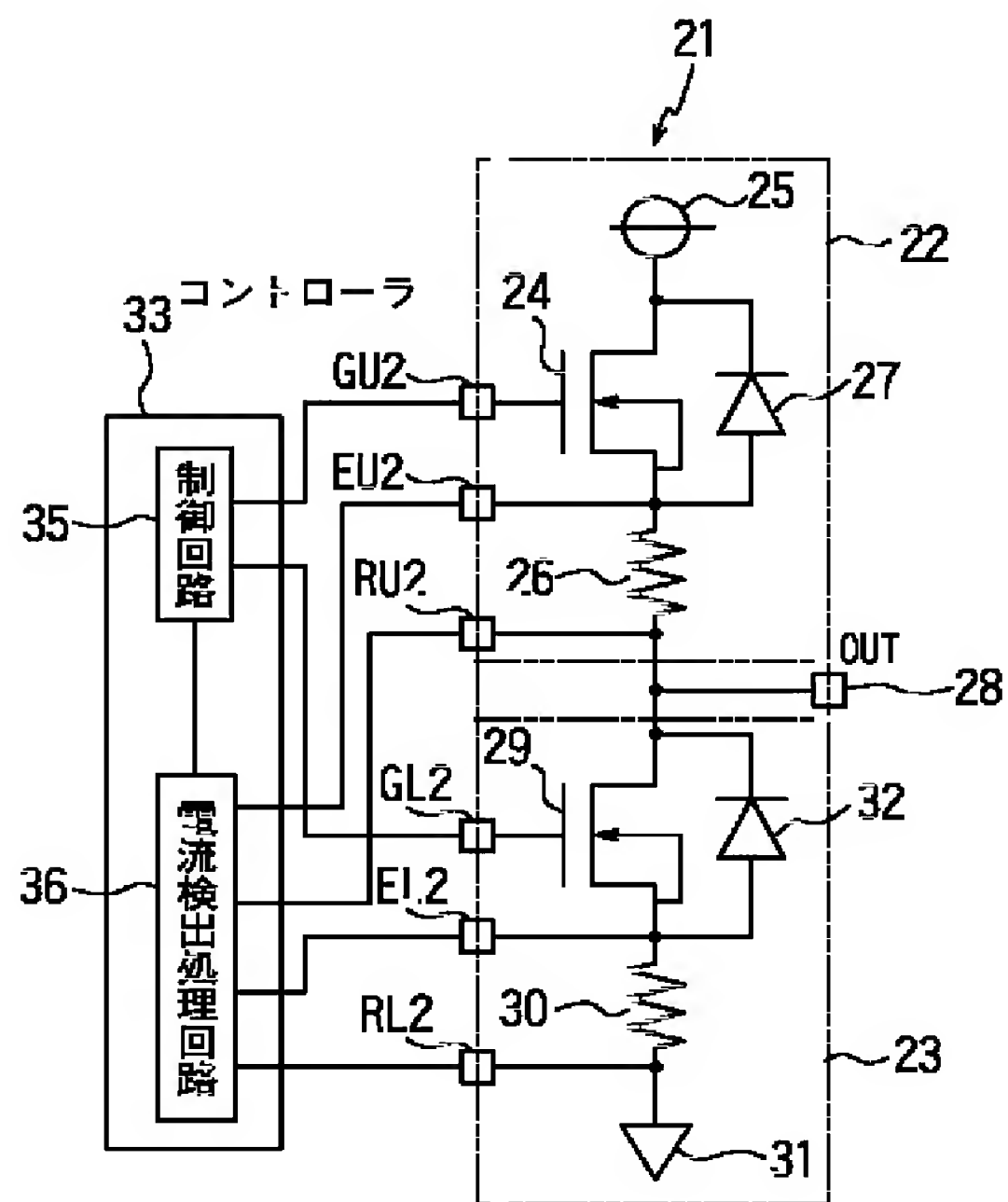
【図2】



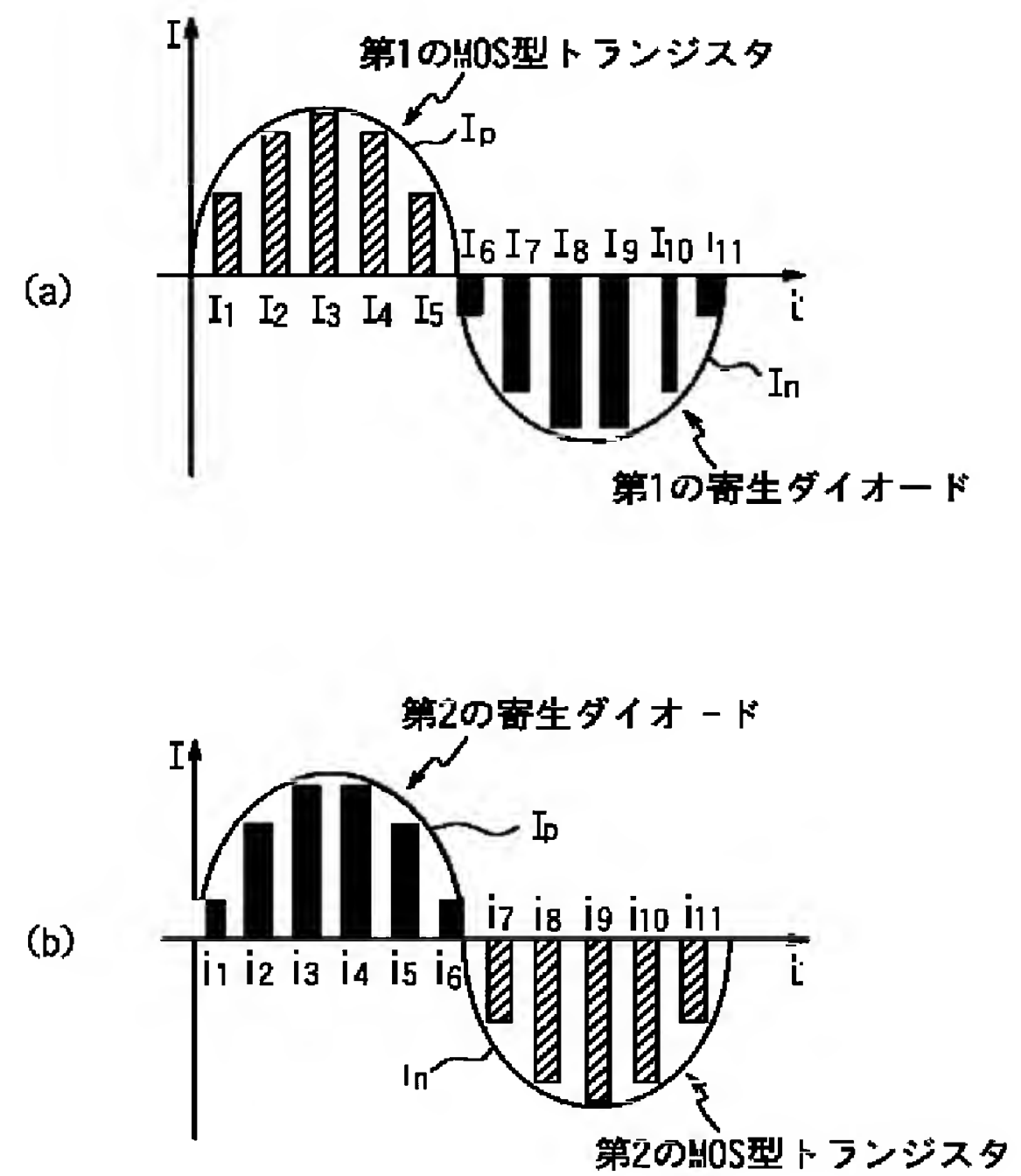
【図3】



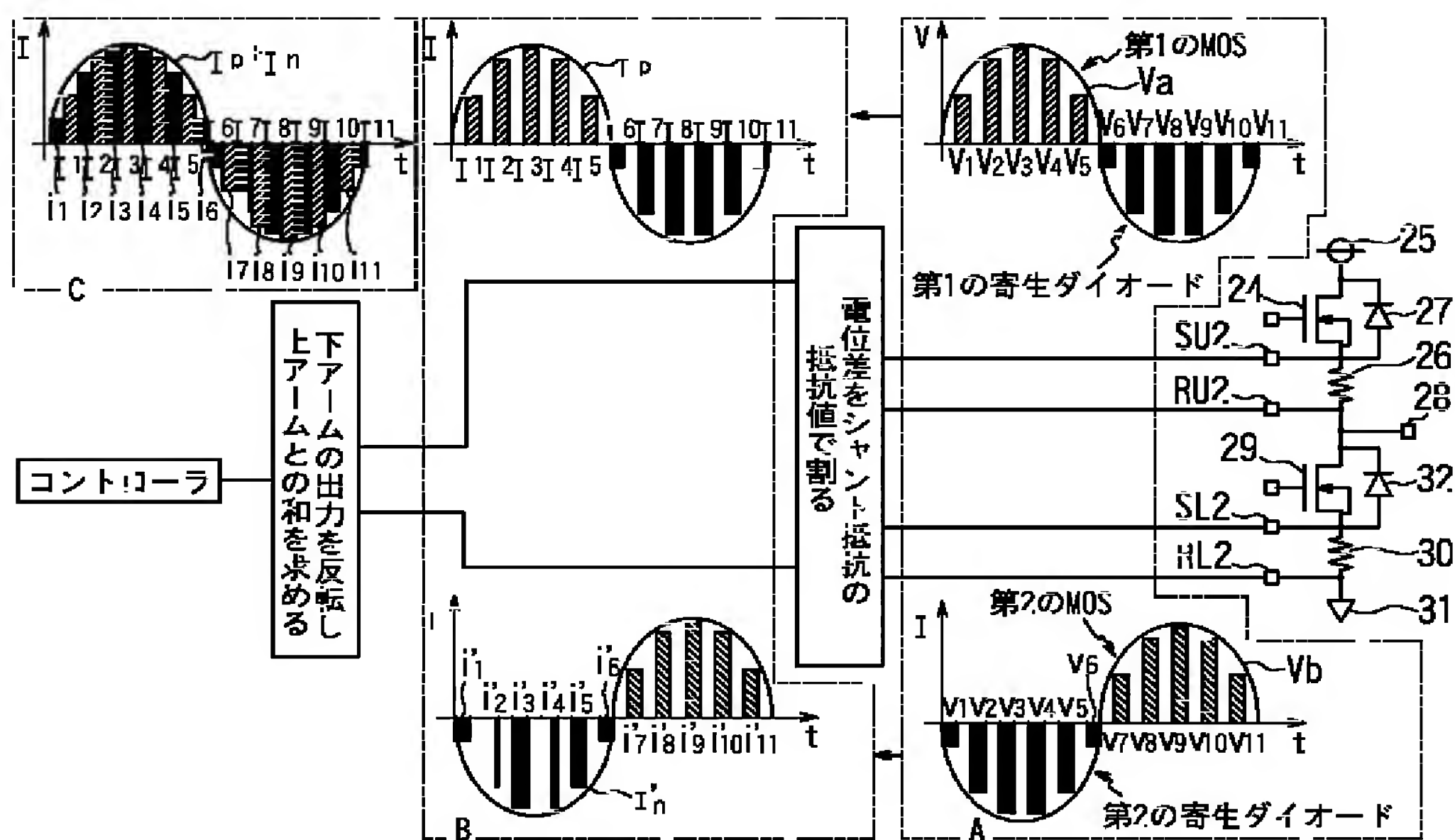
【図4】



【図5】



【図6】



フロントページの続き

Fターム(参考) 5H410 EA10 EA35 EB09 FF05 FF23
 LL06 LL19
 5H740 BA11 BB05 MM12
 5J055 AX32 AX44 AX64 BX16 CX08
 CX13 CX20 DX09 DX13 DX22
 DX72 DX84 EY01 EY12 FX04
 FX32 GX01 GX02 GX04